

PCT

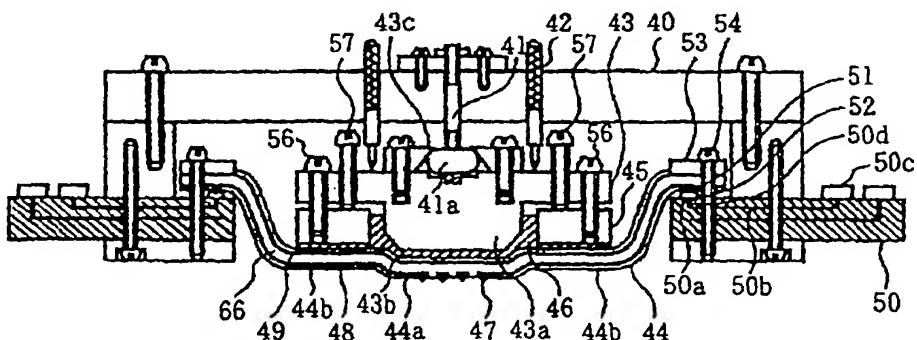
世界知的所有権機関  
国際事務局  
特許協定条約に基づいて公開された出願



(51) 国際特許分類6 H01L 21/66	A1	(11) 国際公開番号 WO98/52218
		(43) 国際公開日 1998年11月19日(19.11.98)
(21) 国際出願番号 PCT/JP98/01722		有賀昭彦(ARIGA, Akihiko)[JP/JP]
(22) 国際出願日 1998年4月15日(15.04.98)		〒187-8588 東京都小平市上水本町5丁目20番1号 株式会社 日立製作所 半導体事業部内 Tokyo, (JP)
(30) 優先権データ 特願平9/119107 1997年5月9日(09.05.97) JP 特願平10/49912 1998年3月3日(03.03.98) JP		河野竜治(KOHNO, Ryuji)[JP/JP] 〒300-0013 茨城県土浦市神立町502番地 株式会社 日立製作所 機械研究所内 Ibaraki, (JP)
(71) 出願人 (米国を除くすべての指定国について) 株式会社 日立製作所(HITACHI, LTD.)[JP/JP] 〒101-8010 東京都千代田区神田駿河台四丁目6番地 Tokyo, (JP)		(74) 代理人 弁理士 小川勝男(OGAWA, Katsuo) 〒100-8220 東京都千代田区丸の内一丁目5番1号 株式会社 日立製作所内 Tokyo, (JP)
(72) 発明者 ; および (75) 発明者／出願人 (米国についてのみ) 春日部進(KASUKABE, Susumu)[JP/JP] 森 照享(MORI, Terutaka)[JP/JP] 志儀英孝(SHIGI, Hidetaka)[JP/JP] 渡部隆好(WATANABE, Takayoshi)[JP/JP] 〒244-0817 神奈川県横浜市戸塚区吉田町292番地 株式会社 日立製作所 生産技術研究所内 Kanagawa, (JP)		(81) 指定国 CN, KR, SG, US, 欧州特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE). 添付公開書類 国際調査報告書

(54) Title: CONNECTOR AND PROBING SYSTEM

(54) 発明の名称 接続装置および検査システム



## (57) Abstract

A probing system which can realize the probing of a narrow-pitch multipin object stably under low-load conditions without giving any damage to the object and, at the same time, can transmit the results of probing at a high speed, namely, in the form of high-frequency electric signals. The system comprises: a supporting member for a connector; a multilayered film provided with contact terminals each having a sharpened tip and arranged in a probing-side area, lead-out wirings each being electrically connected to the respective terminal, and a grounding layer formed on the wiring with an insulating layer in between; a frame fixed to the rear side of the multilayered film; a pressing member which attaches the frame to the multilayered film with a section for projecting the probing-side area so as to eliminate the looseness of the area in the multilayered film; a contact pressure imparting means which imparts a contact pressure to the pressing member through the supporting member for bringing the tip of each contact terminal into contact with each electrode; and a compliance mechanism which parallels the tip faces of the contact terminals in compliance with the surfaces of the electrodes for bringing the tip faces of the contact terminals into contact with the surfaces of the electrodes.

(57)要約

本発明は、狭ピッチ多ピンの被検査対象物へのプローピングを、被検査対象物を損傷させることなく、低荷重で安定して実現し、しかも高速電気信号、即ち高周波電気信号の伝送を可能にするために、接続装置を支持する支持部材と、先端を尖らせた接触端子をプローピング側の領域部に複数並設し、該各接触端子に電気的につながった複数の引き出し用配線と絶縁層を挟んでグランド層とを有する多層フィルムと、該多層フィルムにおける裏側に固定された枠と、前記多層フィルムにおける前記領域部の弛みをなくすように該領域部を張り出させる部分を有して前記枠を取付ける押さえ部材と、前記各接触端子の先端を各電極に接触させるための接触圧を前記支持部材から前記押さえ部材に対して付与する接触圧付与手段と、前記接触端子群の先端面を前記電極群の面に接触させる際、接触端子群の先端面が電極群の面に倣って平行出しするコンプライアンス機構とを備えたものである。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AL アルバニア	FI フィンランド	LR リベリア	SK スロヴァキア
AM アルメニア	FR フランス	LS レソト	SL シエラ・レオネ
AT オーストリア	GA ガボン	LT リトアニア	SN セネガル
AU オーストラリア	GB 英国	LU ルクセンブルグ	SZ スワジ兰ド
AZ アゼルバイジャン	GD グレナダ	LV ラトヴィア	TD チャード
BA ボスニア・ヘルツェゴビナ	GE グルジア	MC モナコ	TG トーゴー
BB バルバドス	GH ガーナ	MD モルドバ	TJ タジキスタン
BE ベルギー	GM ガンビア	MG マダガスカル	TM トルクメニスタン
BF ブルガリア・ファン	GN ギニア	MK マケドニア旧ユーゴスラヴィア	TR トルコ
BG ブルガリア	GW ギニア・ビサオ	共和国	TT トリニダッド・トバゴ
BJ ベナン	GR ギリシャ	ML マリ	UA ウクライナ
BR ブラジル	HR クロアチア	MN モンゴル	UG ウガンダ
BY ベラルーシ	HU ハンガリー	MR モーリタニア	US 米国
CA カナダ	ID インドネシア	MW マラウイ	UZ ウズベキスタン
CF 中央アフリカ	IE アイルランド	MX メキシコ	VN ヴィエトナム
CG コンゴー	IL イスラエル	NE ニジェール	YU ユーロースラビア
CH スイス	IS アイスランド	NL オランダ	ZW ジンバブエ
CI コートジボアール	IT イタリア	NO ノルウェー	
CM カメルーン	JP 日本	NZ ニュージーランド	
CN 中国	KE ケニア	PL ポーランド	
CU キューバ	KG キルギスタン	PT ポルトガル	
CY キプロス	KP 北朝鮮	RO ルーマニア	
CZ チェコ	KR 韓国	RU ロシア	
DE ドイツ	KZ カザフスタン	SD スーダン	
DK テンマーク	LC セントルシア	SE スウェーデン	
EE エストニア	LI リヒテンシュタイン	SG シンガポール	
ES スペイン	LK スリ・ランカ	SI スロヴェニア	

## 明細書

## 接続装置および検査システム

## 技術分野

本発明は、対接する電極に接触した接触端子を通して電極に電気信号を伝送して半導体素子等の被検査対象物の良否判定を実施する接続装置および検査システムに関し、特に、半導体素子等の被検査対象物の狭ピッチ多ピンの電極に対して、半導体素子等の被検査対象物の損傷を防止した接続装置および検査システムに関するものである。

10

## 背景技術

ウェハレベルにおけるVLSI等の半導体素子の電気的特性検査を可能とする従来の薄型のプローブカードとしては、1988年度の International Test Conference (インターナショナル テスト コンファレンス) の講演論文集(メンブレン プローブ カード テクノロジィ : MEMBRANE PROBE CARD TECHNOLOGY) の601頁から607頁に記載された技術(従来技術1)が知られている。この従来技術1に記載された導体検査用のプローブは、フレキシブルな誘電体膜の上面にリソグラフ技術で配線を形成し、被検査対象物の半導体素子の電極に対応する位置に設けた誘電体膜のスルーホールにめっきにより、半球状のバンプを形成したものと接触端子として用いるものである。この従来技術1は、誘電体膜の表面に形成した配線および配線基板を通じて検査回路に接続されているバンプを、板ばねによって、検査対象の半導体素子の電極にバンプをこすって接

触し、信号の授受を行って検査する方法である。

また従来のプローブ装置としては、特開平2-163664号公報（従来技術2）、特開平5-243344号公報（従来技術3）、特開平8-83824号公報（従来技術4）、特開平8-2201  
5 38号公報（従来技術5）、特開平7-283280号公報（従来技術6）において知られている。

従来技術1および2および3および4および5には、支持手段に並進手段（上部伝達段に設けられた枢軸を下部伝達段で受けるように構成する。）をばねで結合し、平坦な膜プローブと実質的に平坦  
10 な被試験デバイスとの間の実質的な共平面整列を生起せしめる自動補償機能付きプローブ装置が記載されている。

また従来技術2および3および4および5には、下部伝達段とメンブレンとの間に緩衝層を備えていることが記載されている。

また従来技術5には、さらに金属突起を形成した薄膜の導体パターンの裏面側に金属導体層を設けて接地することによって、マイクロストリップライン構造としてインピーダンス整合及び低インダクタンス化を図ることが記載されている。  
15

また従来技術6には、結晶性の型材を異方性エッチングして得られる先端が尖った形状の接触端子を、引き出し配線を形成した絶縁  
20 フィルム上に該引き出し配線と接続して植設し、この絶縁フィルムを、配線基板に対して、緩衝層および基板となるシリコンウェハを挟みこんで一体として構成したプロービング装置が記載されている。

上記従来技術1に記載されているように、平坦あるいは半球状のバンプを形成したプローブにおいて、接点（突起状電極）を、アル  
25 ミニウム電極やはんだ電極などの材料表面に酸化物が生成された被接触材料に対して擦りつけること（スクライブ動作）により、電極

5

材料表面の酸化物を擦り取り、その下面の金属導体材料に接触させて良好な接触を確保するものである。この結果、電極を接点でスクライプすることにより、電極材料のクズが生じ、配線間のショートおよび異物発生の原因となり、また、電極にプローブを数百mN以上の荷重をかけながら擦りつけて接触を確保することにより、電極に損傷を与えることが多いという課題を有していた。

10

また従来技術2～5においては、接点の群を被検査対象物上の電極群の面に倣って平行出しする機能は付いているが、板ばねの変位に基いて接触荷重を付与する構成であるため、荷重均等の点から板ばねを大きく変位させて接触時における荷重を1ピン当たり数百mN以上にする必要が生じ、その結果被検査対象物における電極およびその直下の能動素子や配線に損傷を与えるおそれがあるという課題を有していた。

15

また従来技術6においては、緩衝層のみで接触対象の接触端子および電極の高さばらつきを吸収したり、プロービング時に被検査対象物を載置した試料台の駆動系から接触端子が受ける衝撃力を吸収することが困難で、半導体素子等の被検査対象物へ損傷を与える恐れがあった。

20

以上説明したように、何れの従来技術においても、半導体素子等の被検査対象物の高密度化に伴う狭ピッチ多ピンへのプロービングを、被検査対象物を損傷させることなく、低荷重で安定して実現しようとする点について、十分考慮されていなかった。

#### 発明の開示

25

本発明の目的は、上記課題を解決すべく、半導体素子等の被検査対象物の高密度化に対応可能な狭ピッチ多ピンへのプロービングを、

被検査対象物を損傷させることなく、低荷重で安定して実現し、しかも高速電気信号、即ち高周波電気信号の伝送を可能にした接続装置および検査システムを提供することにある。

また本発明の他の目的は、尖った先端を有する接触端子を被検査対象物上の電極に、低荷重で、単に押しつけることによって、電極材料等のクズを発生させることなく、低抵抗で安定した接続を実現した接続装置および検査システムを提供することにある。

また本発明の他の目的は、尖った先端を有する接触端子と、引き出し用配線とを別々に形成して、両者を接続して接触端子付きの引き出し用配線を形成することにより、製造時の歩留りを向上し、製造期間を短縮した安価な接続装置および検査システムを提供することにある。

上記目的を達成するために、本発明は、半導体素子等の被検査対象物上に配列された電極と電気的に接触して電気信号の授受を行うための接続装置において、前記接続装置を支持する支持部材と、先端を尖らせた接触端子をプローピング側の領域部に複数並設し、該各接触端子に電気的につながって周辺部に引き出される複数の引き出し用配線と該複数の引き出し用配線に対向するように絶縁層を挟んでグランド層とを有する多層フィルムと、該多層フィルムにおける前記領域部の弛みをなくすようにして多層フィルムを取り付ける押さえ部材と、前記各接触端子の先端を各電極に接触させるための接触圧を前記支持部材から前記押さえ部材に対して付与するスプリングプローブ等の接触圧付与手段とを備えたことを特徴とする接続装置である。

また本発明は、半導体素子等の被検査対象物上に配列された電極と電気的に接触して電気信号の授受を行うための接続装置において、

前記接続装置を支持する支持部材と、先端を尖らせた接触端子をプロービング側の領域部に複数並設し、該各接触端子に電気的につながって周辺部に引き出される複数の引き出し用配線と該複数の引き出し用配線に対向するように絶縁層を挟んでグランド層とを有する多層フィルムと、該多層フィルムにおける前記領域部の弛みをなくすようにして多層フィルムを取り付ける押さえ部材と、前記各接触端子の先端を各電極に接触させるための接触圧を前記支持部材から前記押さえ部材に対して付与するスプリングプローブ等の接触圧付与手段と、前記接触端子群の先端面を前記電極群の面に接触させる際、接触端子群の先端面が電極群の面に倣って平行出しがされるように前記押さえ部材を前記支持部材に対して係合させるコンプライアンス機構とを備えたことを特徴とする接続装置である。

また本発明は、半導体素子等の被検査対象物上に配列された電極と電気的に接触して電気信号の授受を行うための接続装置において、前記接続装置を支持する支持部材と、先端を尖らせた接触端子をプロービング側の領域部に複数並設し、該各接触端子に電気的につながって周辺部に引き出される複数の引き出し用配線と該複数の引き出し用配線に対向するように絶縁層を挟んでグランド層とを有する多層フィルムと、該多層フィルムにおけるプロービング側と反対の裏側に前記領域部を囲むように固定された枠と、前記多層フィルムにおける前記領域部の弛みをなくすように該領域部を張り出させる部分を有して前記枠を取付ける押さえ部材と、前記各接触端子の先端を各電極に接触させるための接触圧を前記支持部材から前記押さえ部材に対して付与するスプリングプローブ等の接触圧付与手段と、前記接触端子群の先端面を前記電極群の面に接触させる際、接触端子群の先端面が電極群の面に倣って平行出しがされるように前記押さ

え部材を前記支持部材に対して係合させるコンプライアンス機構とを備えたことを特徴とする接続装置である。

また本発明は、前記接続装置において、多層フィルムの領域部の裏面と押さえ部材との間に緩衝層を備えたことを特徴とする。

5 また本発明は、前記接続装置における多層フィルムにおいて、引き出し用配線と接触端子との間をはんだ等の金属あるいは金属の熱拡散あるいは異方性導電シートにより接続したことを特徴とする。

また本発明は、前記接続装置における多層フィルムにおいて、引き10 出し用配線と接触端子に形成した接続用配線との間をはんだ等の金属あるいは金属の熱拡散あるいは異方性導電シートにより接続したことを特徴とする。

また本発明は、前記接続装置において、支持部材のプロービング側を配線基板に設置し、該配線基板に形成された電極と多層フィルムの周辺部に引き出された引き出し配線とを電気的に接続して構成15 したことを特徴とする。

また本発明は、被検査対象物を載置して支持する試料支持系を設け、支持部材と、先端を尖らせた接触端子をプロービング側の領域部に複数並設し、該各接触端子に電気的につながって周辺部に引き出される複数の引き出し用配線と該複数の引き出し用配線に対向するよう絶縁層を挟んでグランド層と有する多層フィルムと、該多層フィルムにおける前記領域部の弛みをなくすようにして多層フィルムを取り付ける押さえ部材と、前記各接触端子の先端を各電極に接触させるための接触圧を前記支持部材から前記押さえ部材に対して付与する接触圧付与手段と有する接続装置を設置し、該接続装置の多層フィルムの周辺部に引き出された引き出し用配線と電気的に接続されたテスタを設け、前記接続装置の多層フィルムに並設20 25

された接触端子の群と被検査対象物に配列された電極の群とを位置合わせする位置合わせ手段を設け、該位置合わせ手段で位置合わせされた接触端子の群と電極の群とを接触させて前記テスタから被検査対象物に対して電気信号を授受して検査を行うように構成したこと 5 を特徴とする検査システムである。

また本発明は、被検査対象物を載置して支持する試料支持系を設け、支持部材と、先端を尖らせた接触端子をはんだ等の金属あるいは金属の熱拡散あるいは異方性導電シートを介して電気的に接続してプロービング側の領域部に複数並設し、該各接触端子に前記はんだ等の金属あるいは金属の熱拡散あるいは異方性導電シートを介して電気的につながって周辺部に引き出される複数の引き出し用配線と該複数の引き出し用配線に対向するように絶縁層を挟んでグランド層とを有する多層フィルムと、該多層フィルムにおける前記領域部の弛みをなくすようにして多層フィルムを取り付ける押さえ部材と、前記各接触端子の先端を各電極に接触させるための接触圧を前記支持部材から前記押さえ部材に対して付与する接触圧付与手段とを有する接続装置を設置し、該接続装置の多層フィルムの周辺部に引き出された引き出し用配線と電気的に接続されたテスタを設け、前記接続装置の多層フィルムに並設された接触端子の群と被検査対象物に配列された電極の群とを位置合わせする位置合わせ手段を設け、該位置合わせ手段で位置合わせされた接触端子の群と電極の群とを接触させて前記テスタから被検査対象物に対して電気信号を授受して検査を行うように構成したことを特徴とする検査システムである。 10 15 20 25

また本発明は、被検査対象物を載置して支持する試料支持系を設け、支持部材と、先端を尖らせた接触端子をプロービング側の領域

部に複数並設し、該各接触端子に電気的につながって周辺部に引き出される複数の引き出し用配線と該複数の引き出し用配線に対向するように絶縁層を挟んでグランド層とを有する多層フィルムと、該多層フィルムにおける前記領域部の弛みをなくすようにして多層フィルムを取り付ける押さえ部材と、前記各接触端子の先端を各電極に接触させるための接触圧を前記支持部材から前記押さえ部材に対して付与する接触圧付与手段とを有する接続装置を設置し、該接続装置の多層フィルムの周辺部に引き出された引き出し用配線と電気的に接続されたテスタを設け、前記接続装置の多層フィルムに並設された接触端子の群と被検査対象物に配列された電極の群とを位置合わせする位置合わせ手段を設け、前記試料支持系を所望の高さまで上昇させて前記位置合わせ手段で位置合わせされた接触端子の群と電極の群とを接触させて前記テスタから被検査対象物に対して電気信号を授受して検査を行うように構成したことを特徴とする検査システムである。

以上説明したように、前記構成によれば、半導体素子の高密度化に伴う狭ピッチ多ピンへのプロービングを、被検査対象物を損傷させることなく、低荷重で安定して実現し、しかも高速電気信号、即ち高周波電気信号（100MHz～数10GHz程度の高周波数）の伝送を可能にすることができます。

また前記構成によれば、多層フィルムにおける尖った先端を有する接触端子を並設した領域部の弛みをなくすと共に平行出しするコンプライアンス機構を設けることによって、尖った先端を有する接触端子の群を被検査対象物上の電極の群に、1ピン当たり低荷重（3～50mN程度）で、単に押しつけることによって、電極材料等のクズを発生させることなく、0.05Ω～0.1Ω程度の低抵抗

抗で安定した接続を実現することができる。

また前記構成によれば、ウエハの状態において、多数並設された半導体素子（チップ）の内、1個または多数個の半導体素子について同時に、小さな接触圧（1ピン当たり3～50mN程度）で表面に酸化物が形成されたA1またははんだ等の電極3と0.05Ω～0.1Ω程度の安定した低抵抗値で確実に接続させて、テスタにより各半導体素子について動作試験を行うことができる。即ち、前記構成によれば、電極の高密度化および狭ピッチ化に対応でき、しかも多数個チップ同時プロービングによる検査を可能にし、高速電気信号（100MHz～数10GHz程度の高周波数）による動作試験を可能にすることができる。  
5  
10

また、前記構成によれば、接触端子と引き出し用配線とを別々に形成して、両者を接続して接触端子付きの引き出し用配線を形成することにより、製造時の歩留りを向上し、製造期間を短縮した安価  
15  
な接続装置および検査システムを実現することができる。

#### 図面の簡単な説明

図1は、半導体素子（チップ）が配列された被検査対象物であるウエハを示す斜視図および半導体素子（チップ）を示す斜視図である。  
20  
図2は、本発明に係る接続装置の第1の実施の形態の要部を示す断面図である。図3は、図2に示す接続装置の第1の実施の形態において多層フィルムに並設された接触端子の先端を被検査対象物上の電極の面に接触させた状態を示す断面図である。図4は、多層  
25  
フィルムにおいて、絶縁膜を挟んで引き出し用配線とグランド層とを対向して配設された部分断面を示す図である。図5は、本発明に係る接続装置の第2の実施の形態の要部を示す断面図である。図6

は、本発明に係る接続装置の第3の実施の形態の要部を示す断面図である。図7は、図6に示す接続装置の第3の実施の形態において多層フィルムに並設された接触端子の先端を被検査対象物上の電極の面に接触させた状態を示す断面図である。図8は、本発明に係る接続装置の第4の実施の形態の要部を示す断面図である。図9は、本発明に係る接続装置の第5の実施の形態における多層フィルム上に接触端子が並設された部分を示す断面図である。図10は、本発明に係る接続装置の第6の実施の形態における多層フィルム上に接触端子が並設された部分を示す断面図である。図11は、(a)は、本発明に係る接続装置における接触端子および引き出し用配線を形成したポリイミド膜の一実施例を示す平面図、(b)はその斜視図である。図12は、(a)は、本発明に係る接続装置における接触端子および引き出し用配線を形成したポリイミド膜の他の一実施例を示す平面図、(b)はその斜視図である。図13は、本発明に係る接続装置における接触端子および該接触端子を並設した多層フィルムについての寸法および形状を示す断面図である。図14は、本発明に係る接続装置の第1～4の実施の形態における押さえ部材および枠を含めて多層フィルムを製造する製造プロセスの前半を示す断面図である。図15は、本発明に係る接続装置の第1～4の実施の形態における押さえ部材および枠を含めて多層フィルムを製造する製造プロセスの後半を示す断面図である。図16は、本発明に係る接続装置の第5の実施の形態における押さえ部材および枠を含めて多層フィルムを製造する製造プロセスを示す断面図である。図17は、本発明に係る接続装置の第6の実施の形態における押さえ部材および枠を含めて多層フィルムを製造する製造プロセスを示す断面図である。図18は、本発明に係る検査システムの一実施の形態

を示す全体概略構成を示す図である。図19は、(a)は、本発明に係る接続装置の第7の実施の形態における多層フィルム上に接触端子が並設された部分を示す断面図、(b)は、本発明に係る接続装置の第8の実施の形態における多層フィルム上に接触端子が並設された部分を示す断面図である。図20は、(a)は、本発明に係る接続装置の第9の実施の形態における多層フィルム上に接触端子が並設された部分を示す断面図、(b)は、本発明に係る接続装置の第10の実施の形態における多層フィルム上に接触端子が並設された部分を示す断面図である。図21は、(a)は、本発明に係る接続装置の第11の実施の形態における多層フィルム上に接触端子が並設された部分を示す断面図、(b)は、本発明に係る接続装置の第12の実施の形態における多層フィルム上に接触端子が並設された部分を示す断面図である。図22は、本発明に係る接続装置の第1～4の実施の形態における押さえ板を含めて多層フィルムを製造する製造プロセスを示す断面図である。図23は、本発明に係る接続装置の第5～12の実施の形態における押さえ部材および枠を含めて多層フィルムを製造する製造プロセスを示す断面図である。

#### 発明を実施するための最良の形態

本発明の半導体素子製造方法に係る接続装置および検査装置の実施の形態について図を用いて説明する。

被検査対象であるLSI用の半導体素子(チップ)2は、図1に示すようにウエハ1に多数並設されて形成され、その後切り離されて使用に供される。図1(a)はLSI用の半導体素子(チップ)2が多数並設されたウエハ1を示す斜視図であり、図1(b)は1個の半導体素子(チップ)2を拡大して示した斜視図である。半導

体素子（チップ）2の表面には、周辺に沿って多数の電極3が配列されている。

ところで、半導体素子は高集積化に伴って上記電極3が高密度化および狭ピッチ化が更に進む状況にある。電極の狭ピッチ化としては、0.2mm程度以下で、例えば、0.13mm、0.1mm、それ以下となってきており、電極の高密度化としては、周辺に沿って、1列から2列へ、更に全面に配列される傾向となってきている。

本発明に係る接続装置（プロービング装置）は、ウェハの状態において、多数並設された半導体素子（チップ）の内、1個または多数個の半導体素子について同時に、小さな接触圧（1ピン当たり3～50mN程度）で表面に酸化物が形成されたA1またははんだ等の電極3と0.05Ω～0.1Ω程度の安定した低抵抗値で確実に接続させて、テスタにより各半導体素子について動作試験を行うものである。即ち、本発明に係る接続装置（プロービング装置）は、上記電極の高密度化および狭ピッチ化に対応でき、しかも多数個チップ同時プロービングによる検査を可能にし、高速電気信号（100MHz～数10GHz程度の高周波数）による動作試験を可能にするものである。

図2は、本発明に係る接続装置の第1の実施の形態の要部を示す図である。本接続装置の第1の実施の形態は、支持部材（上部固定板）40と、それに固定され、下部に球面41aを有する支持軸であるセンターピボット41並びに該センターピボット41を中心にして左右および前後に対称に設置され、上下の変位に対して常に一定の押付け力を付与する押付け力付与手段であるスプリングプローブ42と、上記センターピボット41に対してテーパ（傾き）43cにより傾動可能に保持されながら上記スプリングプローブ42により

低荷重（1 ピン当たり 3 ~ 50 mN 程度）の押付け力が付与される  
（押圧される）押さえ部材（押さえ板）43 と、多層フィルム44  
と、該多層フィルム44 に固着した枠45 と、該多層フィルム44  
と押さえ部材43 の間に設けられた緩衝層46 と、多層フィルム4  
4 上に設けられた接触端子47 と、多層フィルム44 に設けられ、  
該接触端子47 から引出された引き出し用配線48 と、多層フィル  
ム44 に設けられたグランド層49 とを有する。上記押さえ部材4  
3 に対する押付け力をスプリングプローブ42 で付与するように構  
成したのは、スプリングプローブ42 の先端の変位に対してほぼ一  
定の低荷重の押付け力が得られるようにしたためであり、必ずしも  
スプリングプローブ42 を用いる必要はない。支持部材（上部固定  
板）40 は、配線基板50 に搭載される。多層フィルム44 は、そ  
の周縁部が枠45 より外側に延長するように形成され、この延長部  
を、枠45 の外側で滑らかに折り曲げて配線基板50 上に固定する。  
その際、引き出し用配線48 は、配線基板50 に設けられている電  
極50a に電気的に接続される。この接続は、例えば、配線基板5  
0 の電極50a と接続するために、多層フィルム44 に、金属めっ  
きで充填されたビア51 を設けて、ビア51 と電極50a を直接圧  
力をかけて接触させるか、異方性導電シート52 あるいは、はんだ  
などを用いて接続する。

配線基板50 は、例えば、ポリイミド樹脂、ガラスエポキシ樹脂  
等の樹脂材からなり、内部配線50b および接続端子50c を有し  
ている。前記電極50a は、例えば、内部配線50b の一部に接続  
されるビア50d で構成される。配線基板50 と多層フィルム44  
とは、例えば、多層フィルム44 を、多層フィルム押さえ部材53  
と配線基板50 に挟み込んでねじ54 等を用いて固定される。

多層フィルム44は、可撓性があり、好ましくは、耐熱性がある樹脂を主体に形成する。本実施例では、ポリイミド樹脂が用いられる。緩衝層46としては、エラストマ（ゴム状弾性を有する高分子材料）等の弾性を有する物質で構成される。具体的には、シリコングム等が用いられる。また緩衝層46としては、押さえ部材43を枠45に対して移動可能にシールしてこのシールされた空間に気体を供給するように構成しても良い。

また、接触端子47の先端の高さの平坦性が確保できれば、緩衝層46を省略した構成にしてもよい。

また接触端子47、引き出し用配線48およびグランド層49は、導電性材料で構成される。これらの詳細については、後述する。また、図2では、接触端子47および引き出し用配線48は、説明の簡単のため、2の接触端子分のみ示すが、もちろん、実際には、後述するように複数個が配置される。

まず、本発明に係る接続装置（プロービング装置）は、ウエハの状態において、多数並設された半導体素子（チップ）の内、1個または多数個の半導体素子について同時に、且つ低荷重（1ピン当たり3～50mN程度）で表面に酸化物が形成されたA1またははんだ等の電極3と0.05Ω～0.1Ω程度の安定した低抵抗値で確実に接続させることにある。これによって、従来技術のようにスクライブ動作をさせる必要がなく、スクライブ動作による電極材料のくずを発生を防止することができる。即ち、多層フィルム44において、電極3の配列に対応するように並設された接触端子47の先端を尖せると共に、枠45で支持された周辺部44bに対して、この周辺部44b内の上記接触端子47を並設した領域部44aを、押さえ部材43の下側に形成された突出部43aにおける高精度の

平坦度が確保された下面 4 3 b に倣って緩衝層 4 6 を挟んで張り出させて多層フィルム自身の弛みをなくし、この張り出された領域部 4 4 a に並設された接触端子 4 7 の尖った先端を、A 1 またははんだ等の電極（被接触材）3 に垂直に低荷重（1 ピン当たり 3 ~ 50 mN 程度）でプロービングすることによって、電極（被接触材）3 の表面に形成された酸化物を容易につき破ってその下面の電極の金属導体材料に接触させて 0.05 Ω ~ 0.1 Ω 程度の安定した低抵抗値で良好な接触を確保することができる。特に、枠 4 5 で支持された周辺部 4 4 b に対して、この周辺部 4 4 b 内の多数の接触端子 4 7 を並設した領域部 4 4 a を、押さえ部材 4 3 の下側に形成された突出部 4 3 a における高精度の平坦度が確保された下面 4 3 b に倣って緩衝層 4 6 を挟んで張り出させることによって多層フィルム自身の弛みをなくして、多数の接触端子 4 7 の先端の平坦度を突出部 4 3 a の下面 4 3 b の平坦度に合わせて高精度を確保することにある。なお、領域部 4 4 a における張り出し量は、押さえ部材（押さえ板）4 3 にセンターピボット 4 1 を中心に左右および前後に締着されて調整可能なねじ 5 7 の押さえ部材 4 3 の下面からの突出し量によって定まることになる。即ち、押さえ部材 4 3 に突出し量を定めて取り付けられたねじ 5 7 の下端が、多層フィルム 4 4 における領域部 4 4 a の周辺部 4 4 b を接着固定した枠 4 5 の上面に接触するまで、センターピボット 4 1 を中心に左右および前後に設けられて押さえ部材に形成された穴に挿入されたねじ 5 6 を枠 4 5 に対して締め付けることによって押さえ部材 4 3 の突出部 4 3 a を下降させて緩衝層 4 6 を介して多数の接触端子 4 7 が並設された領域部 4 4 a を張り出すことによって多層フィルム自身のたるみがなくなることになる。これによって、多数の接触端子 4 7 に亘った接触端

子の尖った先端の平坦度を $\pm 2 \mu m$ 程度以下の高精度に確保することができる。

また 1 個または多数個の半導体素子についての電極（被接触材）3 の面（被接触材面）3 a と該電極に対応する多数の接触端子 4 7 との平行出しを、図 3 に少し誇張して示すように、押さえ部材（押さえ板）4 3 をセンターピボット 4 1 で傾動可能に支持すると共にセンターピボット 4 1 を中心に左右および前後に對称に設置されたスプリングプローブ 4 2 によって押さえ部材 4 3 の上下の変位に対して常に一定の押付け力を付与することによって實現することにある。即ち、センターピボット（押さえ部材支持軸）4 1 と押さえ部材 4 3 との間の係り合いの關係および對称に設置されたスプリングプローブ 4 2 によって 1 ピン当たり低荷重のコンプライアンス機構が形成され、このコンプライアンス機構によって多数の接触端子 4 7 の先端が 1 個または多数個の半導体素子についての電極（被接触材）3 の面（被接触材面）3 a に追従して倣って平行出しが行われる。センターピボット（押さえ部材支持軸）4 1 は、図 2 に示すように、押さえ部材 4 3 の中心に位置し、押さえ部材 4 3 の上部に取り付けられたテーパ（傾き）4 3 c とセンターピボットの下部球面 4 1 a との傾動可能な接触状態を利用して、初期状態ではスプリングプローブ 4 2 による押付け力のバランスによって初期に規定した一定位置に位置付けする。次に、センターピボット（押さえ部材支持軸）4 1 と押さえ部材 4 3 との間およびスプリングプローブ 4 2 によってコンプライアンス機構が形成されているため、図 3 に示すように、接触端子 4 7 の尖った先端を被接触材（電極）3 に接触し始めた時点で、センターピボット 4 1 の軸を中心軸として、押さえ部材のテーパ（傾き）4 3 c がセンターピボットの下部球面 4 1 a

の一部を擦り、その後センターピボットの下部球面 4 1 a と押さえ部材のテーパ（傾き） 4 3 c とが離れ、押さえ部材 4 3 が自由に被接触材（電極） 3 の全体の面 3 a に追従するように倣って傾動され、  
5 多数の接触端子の尖った先端を結んだ面と被接触材（電極） 3 の全体の面 3 a との間において平行出しが行われると共に個々の接触端子の先端の高さの  $\pm 2 \mu\text{m}$  程度以下のバラツキを緩衝層 4 6 の局部的な変形によって吸収して半導体ウエハ 1 上に配列された各被接触材（電極） 3 の高さの  $\pm 0.5 \mu\text{m}$  程度のバラツキに倣って均一な  
10 食い込みによる接触が行われ、低荷重（1 ピン当たり  $3 \sim 50 \text{ mN}$  程度）で均一なプロービングを実現することができる。

以上説明したように、多層フィルム 4 4 における接触端子 4 7 を並設した領域部 4 4 a についての押さえ部材 4 3 の突出部 4 3 a による緩衝層 4 6 を介しての張り出しと、押さえ部材 4 3 をセンターピボット 4 1 に対して傾動可能に支持することによって多数の接触端子の尖った先端を結んだ面と被接触材（電極） 3 の全体の面 3 a との間において平行出しことを行うことによって、多数個チップ同時に、且つ低荷重（1 ピン当たり  $3 \sim 50 \text{ mN}$  程度）で均一なプロービングを  $0.05 \Omega \sim 0.1 \Omega$  程度の安定した低抵抗値で実現することができる。当然、1 チップにおいても、同様なプロービングを実現することができる。  
15  
20

また、多層フィルム 4 4 において、図 4 に示す如く、各接触端子 4 7 につながった引き出し用配線 4 8 に対して絶縁膜 6 6 (74) を挟んで対向するグランド層 4 9 を設置し、絶縁膜 6 6 (74) の誘電率  $\epsilon_r$  および厚さ（引き出し用配線 4 8 とグランド層 4 9 との間の間隙） $h$  並びに引き出し用配線 4 8 の幅  $w$  を適切な値にして、  
25 引き出し用配線 4 8 のインピーダンス  $Z_0$  を  $50 \text{ ohm}$  程度にする

5

ことによってテスタの回路とのマッチングをとることが可能となり、その結果引き出し用配線 4 8 を伝送する電気信号の乱れ、減衰を防止して、半導体素子に対してテスタによる高周波数（100 MHz～数10 GHz程度）まで対応できる高速電気信号による電気特性検査を実現することが可能となる。

10

以上説明したように、多層フィルム 4 4において、各接触端子 4 7 につながった引き出し用配線 4 8 に対して絶縁膜 6 6（74）を挟んで対向するグランド層 4 9 を設置してインピーダンスをテスタの回路とのマッチングがとれる 500 hm 程度にすることができ、それ以外のプローブ（接触端子）の長さを接触端子部分（0.05～0.5 mm 程度）4 7 のみとなり、によってテスタの回路とのマッチングをとることが可能となり、高速電気信号の乱れを少なくして、半導体素子に対する高速電気信号による電気特性検査を実現することが可能となる。

15

図 5 は、本発明に係る接続装置の第 2 の実施の形態の要部を示す図である。本接続装置の第 2 の実施の形態は、多層フィルム 4 4 の端を配線基板 5 0 の下面に位置させて引き出し用配線 4 8 の端に上側に出るように金属めっきで充填して接続したビア 5 1 と配線基板 5 0 の下側に形成された電極 5 0 a とを直接圧力をかけて接触させるか、異方性導電シート 5 2 あるいは、はんだなどを用いて接続する。即ち、本第 2 の実施の形態では、多層フィルム 4 4 における引き出し用配線 4 8 の端をビア 5 1 によって上面に形成し、配線基板 5 0 の下面に設けられた電極 5 0 a と接続する。これ以外の構成は、図 2 に示す第 1 の実施の形態と同様である。

20

図 6 は、本発明に係る接続装置の第 3 の実施の形態の要部を示す図である。本接続装置の第 3 の実施の形態は、図 2 で用いるセンタ

一ピボット 4 1 に変えて、押さえ部材 4 3 をノックピン 5 5 を介して僅か傾動可能に保持する構成した。即ち、押さえ部材 4 3 の中心を対称にして左右および前後に設けられた 4 本のノックピン 5 5 を、支持部材 4 0 に形成された上方に拡がったテーパ穴 5 8 に挿入して押さえ部材 4 3 に締着する。これ以外の構成は、図 2 に示す第 1 の実施の形態と同様である。即ち、1 個または多数個の半導体素子についての電極（被接触材）3 の面（被接触材面）3 a と該電極に対応する多数の接触端子 4 7 との平行出しを、図 7 に少し誇張して示すように、押さえ部材 4 3 に取り付けられた各ノックピン 5 5 を支持部材 4 0 に形成された上方に拡がったテーパ穴 5 8 の下部に傾動可能に支持すると共に押さえ部材 4 3 の中心に対して左右および前後に対称に設置されたスプリングプローブ 4 2 によって押さえ部材 4 3 の上下の変位に対して常に一定の低荷重（1 ピン当たり 3 ~ 5 0 mN 程度）の押付け力を付与することによって実現することにある。即ち、押さえ部材 4 3 に取り付けられた各ノックピン 5 5 と支持部材（上部固定板）4 0 に形成された上方に拡がったテーパ穴 5 8 との間の係りあいの関係および対称に設置されたスプリングプローブ 4 2 によって 1 ピン当たり低荷重のコンプライアンス機構が形成され、このコンプライアンス機構によって多数の接触端子 4 7 の先端が 1 個または多数個の半導体素子についての電極（被接触材）3 の面（被接触材面）3 a に追従して倣って平行出しが行われる。まず、図 6 に示す如く、スプリングプローブ 4 2 による押さえ部材 4 3 への押付け力によって押さえ部材 4 3 に取り付けられた各ノックピン 5 5 の頭が支持部材 4 0 の上面に当接した状態で位置付けされる。次に、押さえ部材 4 3 に取り付けられた各ノックピン 5 5 と支持部材 4 0 に形成されたテーパ穴 5 8 との間およびスプリングプ

ロープ 4 2 によってコンプライアンス機構が形成されているため、図 7 に示すように、各スプリングプローブ 4 2 による押さえ部材 4 3 への均等な押付け力によって各ノックピン 5 5 がテーパ穴 5 8 を滑ったり、傾動することによって押さえ部材 4 3 が自由に被接触材 (電極) 3 の全体の面 3 a に追従するように倣って傾動され、多数の接触端子の尖った先端を結んだ面と被接触材 (電極) 3 の全体の面 3 a との間において平行出しが行われると共に個々の接触端子の先端の高さの  $\pm 2 \mu\text{m}$  程度以下のバラツキを緩衝層 4 6 の局部的な変形によって吸収して半導体ウエハ 1 上に配列された各被接触材 (電極) 3 の高さの  $\pm 0.5 \mu\text{m}$  程度のバラツキに倣って均一な食い込みによる接触が行われ、低荷重 (1 ピン当たり  $3 \sim 50 \text{ mN}$  程度) で均一なプロービングを実現することができる。

図 8 は、本発明に係る接続装置の第 4 の実施の形態の要部を示す図である。本接続装置の第 4 の実施の形態は、多層フィルム 4 4 の端を配線基板 5 0 の下面に位置させて引き出し用配線 4 8 の端に上側に出るように金属めっきで充填して接続したビア 5 1 と配線基板 5 0 の下側に形成された電極 5 0 a とを直接圧力をかけて接触させるか、異方性導電シート 5 2 あるいは、はんだなどを用いて接続する。即ち、本第 4 の実施の形態では、多層フィルム 4 4 における引き出し用配線 4 8 の端をビア 5 1 によって上面に形成し、配線基板 5 0 の下面に設けられた電極 5 0 a と接続する。これ以外の構成は、図 6 に示す第 3 の実施の形態と同様である。

図 9 は、本発明に係る接続装置の第 5 の実施の形態の要部を示す図である。本接続装置の第 5 の実施の形態は、多層フィルム 4 4 における接触端子 4 7 と引き出し用配線 4 8 とを接続する構成部分が異なる他は、上記図 2、図 5、図 6 および図 8 に示す接続装置の実

施の形態と同様に構成される。すなわち、本第5の実施の形態では、図9に示すように、被検査対象の電極3が配列された領域のみに対応するようにポリイミド膜61を設け、該ポリイミド膜61に電極3に対応するように多数の接触端子47を並設し、各接触端子47に接続してポリイミド膜61上に形成した電極62を、引き出し用配線48を形成したポリイミド膜65の電極69に異方性導電シート70を介して接続させ、ポリイミド膜65、異方性導電シート70およびポリイミド膜61を接合一体化することによって、接続端子47を形成した多層フィルム44を構成する。なお、この多層フィルム44として、例えば、ポリイミド膜65、引き出し用配線48、中間ポリイミド膜66、グランド層49およびポリイミド保護膜68からなる配線用フィルムをあらかじめ形成すればよい。

図10は、本発明に係る接続装置の第6の実施の形態の要部を示す図である。本接続装置の第6の実施の形態は、多層フィルム44における接触端子47と引き出し用配線48とを接続する構成部分が異なる他は、上記図2、図5、図6および図8に示す接続装置の実施の形態と同様に構成される。すなわち、本第6の実施の形態では、図10に示すように、被検査対象の接触端子47を、引き出し用配線48を形成したポリイミド膜65の電極69に異方性導電性シート70を介して接続させることにより、接続端子47を形成した多層フィルム44を構成する。なお、この多層フィルム44として、例えば、ポリイミド膜65、引き出し用配線48、中間ポリイミド膜66、グランド層49およびポリイミド保護膜68からなる配線用フィルムをあらかじめ形成すればよい。

図19(a)は、本発明に係る接続装置の第7の実施の形態の要部を示す図である。本接続装置の第7の実施の形態は、多層フィル

ム 4 4 における接触端子 4 7 と引き出し用配線 4 8 とを接続する構成部分が異なる他は、上記図 2、図 5、図 6 および図 8 に示す接続装置の実施の形態と同様に構成される。すなわち、本第 7 の実施の形態では、図 19 (a) に示すように、被検査対象の電極 3 に対応するように、図 17 (b) で後述するシリコンウェハの型材 8 0 に多数の接触端子 4 7 を並設し、各接触端子 4 7 と一体形成した電極 2 0 0 を、引き出し用配線 4 8 を形成したポリイミド膜 6 5 の電極 6 9 にはんだ 2 0 1 を介して接続させ、ポリイミド膜 6 5 、はんだ 2 0 1 および電極 2 0 0 を接合一体化することによって、接続端子 4 7 を形成した多層フィルム 4 4 を構成する。なお、この多層フィルム 4 4 として、例えば、ポリイミド膜 6 5 、引き出し用配線 4 8 、中間ポリイミド膜 6 6 、グランド層 4 9 およびポリイミド保護膜 6 8 からなる配線用フィルムをあらかじめ形成すればよい。また、接触端子 4 7 と一体形成した電極 2 0 0 とポリイミド膜 6 5 の電極 6 9 を樹脂 2 0 2 で覆って、保護膜として形成する。樹脂 2 0 2 としては、例えば、エポキシ系あるいはアクリル系の熱硬化性樹脂あるいは熱可塑性樹脂を使用する。前記保護膜用の樹脂 2 0 2 の形成方法は、例えば、ポリイミド膜 6 5 の電極 6 9 と接続端子 4 7 の電極 2 0 0 をはんだ接合した後、ポリイミド膜 6 5 とシリコンウェハの型材 8 0 との間隙に樹脂 2 0 2 をディスペンサで注入した後、加熱硬化することにより形成するか、あるいは、はんだ 2 0 1 を形成した多層フィルム 4 4 と、接続端子 4 7 を形成したシリコンウェハの型材 8 0 との間に樹脂 2 0 2 を挟み込んで加圧加熱して、電極 6 9 と電極 2 0 0 の間をはんだ 2 0 1 で接続することにより樹脂 2 0 2 の層を形成すればよい。はんだとしては、例えば、錫鉛の共晶はんだあるいは錫銀のはんだを用いる。

なお、樹脂 202 を省略することも可能である。

図 19 (b) は、本発明に係る接続装置の第 8 の実施の形態の要部を示す図である。本接続装置の第 8 の実施の形態は、多層フィルム 44 における接触端子 47 と引き出し用配線 48 とを接続する構成部分が異なる他は、上記図 2、図 5、図 6 および図 8 に示す接続装置の実施の形態と同様に構成される。すなわち、本第 8 の実施の形態では、図 19 (b) に示すように、被検査対象の接触端子 47 を、引き出し用配線 48 を形成したポリイミド膜 65 の電極 69 にはんだ 201 を介して接続させることにより、接続端子 47 を形成した多層フィルム 44 を構成する。なお、この多層フィルム 44 として、例えば、ポリイミド膜 65、引き出し用配線 48、中間ポリイミド膜 66、グランド層 49 およびポリイミド保護膜 68 からなる配線用フィルムをあらかじめ形成すればよい。また、接触端子 47 とポリイミド膜 65 の電極 69 を樹脂 202 で覆って、保護膜として形成する。樹脂 202 としては、例えば、エポキシ系あるいはアクリル系の熱硬化性樹脂あるいは熱可塑性樹脂を使用する。はんだとしては、例えば、錫鉛の共晶はんはあるいは錫銀のはんだを用いる。なお、樹脂 202 を省略することも可能である。

図 20 (a) は、本発明に係る接続装置の第 9 の実施の形態の要部を示す図である。本接続装置の第 9 の実施の形態は、多層フィルム 44 における接触端子 47 と引き出し用配線 48 とを接続する構成部分が異なる他は、上記図 2、図 5、図 6 および図 8 に示す接続装置の実施の形態と同様に構成される。すなわち、本第 9 の実施の形態では、図 20 (a) に示すように、被検査対象の電極 3 に対応するように、図 17 (b) で後述するシリコンウエハの型材 80 に多数の接触端子 47 を並設し、各接触端子 47 と一体形成した電極

200を、引き出し用配線48を形成したポリイミド膜65に形成したはんだビア電極203に接続させ、ポリイミド膜65、はんだビア電極203および電極200を接合一体化することによって、接続端子47を形成した多層フィルム44を構成する。なお、この  
5 多層フィルム44の構成および保護膜用の樹脂202は、前記第7の実施の形態と同様である。はんだビア電極203は、引き出し用配線48にはんだめっきを形成する。

図20(b)は、本発明に係る接続装置の第10の実施の形態の要部を示す図である。本接続装置の第10の実施の形態は、多層フィルム44における接続端子47と引き出し用配線48とを接続する部分が、接続端子47の真上で接続することが異なる他は、図20(a)における第9の形態と同じであり、上記図2、図5、図6および図8に示す接続装置の実施の形態と同様に構成される。

図21(a)は、本発明に係る接続装置の第11の実施の形態の要部を示す図である。本接続装置の第11の実施の形態は、多層フィルム44における接続端子47と引き出し用配線48とを接続する構成部分が異なる他は、上記図2、図5、図6および図8に示す接続装置の実施の形態と同様に構成される。すなわち、本第11の実施の形態では、図21(a)に示すように、被検査対象の電極3に対応するように、図17(b)で後述するシリコンウェハの型材80に多数の接続端子47を並設し、各接続端子47と一体形成した電極200の表面に形成した錫めっき204と、引き出し用配線48を形成したポリイミド膜65の電極69に形成した金めっき205とを熱拡散し、錫金の合金を形成することにより接続させ、ポリイミド膜65、電極69および電極200を接合一体化することによって、接続端子47を形成した多層フィルム44を構成する。  
20  
25

なお、この多層フィルム44として、例えば、ポリイミド膜65、引き出し用配線48、中間ポリイミド膜66、グランド層49およびポリイミド保護膜68からなる配線用フィルムをあらかじめ形成すればよい。

5 なお、前記の錫めっき204を金めっきとして、前記の金めっき205を錫めっきとして、互いに材料を置き換えることにより、熱拡散により錫金の合金を形成して接合してもよい。

10 図21(b)は、本発明に係る接続装置の第12の実施の形態の要部を示す図である。本接続装置の第12の実施の形態は、多層フィルム44における接触端子47と引き出し用配線48とを接続する部分が接触端子47の真上で接続することが異なる他は、図21(a)における第11の形態と同様であり、上記図2、図5、図6および図8に示す接続装置の実施の形態と同様に構成される。

15 上述した第1～第12の実施の形態は、接触端子47を、導電性材料で構成している。そのため、この部分が多層フィルム(配線用フィルム)44よりも硬くなるため、測定対象物の電極に当接させた際に、接触がより良好となる。

20 これらの接続装置における接触端子の配置および引き出し用配線の配線パターンは、被検査対象物、例えば、半導体集積回路の電極パターンに対応して種々構成される。図11および図12に、それらの第1および第2の実施例を示す。

25 図11(a)は、本発明に係る接続装置における接触端子の配置および引き出し用配線の第1の実施例を示す平面図である。図11(b)は、その配線が設けられている多層フィルムを折り曲げた状態を示す斜視図である。また、図12(a)は、本発明に係る接続装置における接触端子の配置および引き出し用配線の他の例を示す

平面図である。図12(b)は、その配線が設けられている多層フィルム44を折り曲げた状態を示す斜視図である。なお、これらの図において、接触端子および引き出し配線は、図示および説明の簡単のため、数を少なくし、また、密度を低くして表示してある。実際には、さらに、多数の接触端子を設けることができ、また、高密度で配置できることはいうまでもない。

図11(a)、(b)、および図12(a)、(b)に示すように、接続装置は、例えば、ポリイミド膜で構成される多層フィルム44上に、被検査対象の電極3に対応する位置に配置された接触端子47と、これらの接触端子47に一端が接続され、他端が多層フィルム44の周縁部に設けられるビア51まで引き回される引き出し用配線48とが設けられる。引き出し用配線48は、種々の態様で配線できる。例えば、各配線を一方向に引き出して配線したり、放射状に配線したりすることができる。具体的にいえば、図12(a)および(b)に示す第1の実施例は、多層フィルム44を四角形状に形成し、四角形の各辺に設けられるビア51まで引き出し用配線48が設けられる。また、図11(a)および(b)に示す第2の実施例は、多層フィルム44を長方形形状に形成し、両端部にビア51を配置してある。

次に、まずこれらの接続装置を製造するための方法についてその概要を説明する。

検査装置本体へ電気信号を伝送するための接続装置における配線の引き出し方法として、例えば、被検査対象がウエハに形成されたLSI表面の電極である場合は、次のように行う。まず、図11(a)または図12(a)に示したように、該LSI形成ウエハの領域101よりもひと回り大きなシリコンウエハなどの接触端子形

成用型材 102 を用いて、該 LSI 形成ウエハと同じ領域 101 に、  
接触端子 47 を形成するための穴を、二酸化シリコンをマスクとして、シリコンウエハを異方性エッチングにより形成して型を製作する。そして、この型を用いて、接触端子 47 を構成するための突起  
5 を設ける。さらに、接触端子形成用型材 102 の表面に、ポリイミド膜および、引き出し用配線 48 を形成して多層フィルム 44 を形成する。また、必要に応じて、多層フィルム 44 に、図 11 (a) に示したように、切れ目 103 を入れる。そして、多層フィルム 44 を、図 11 (b) あるいは図 12 (b) に示すように、該 LSI  
10 形成ウエハの検査領域 101 に対応する、接触端子 47 を形成した領域を、多層フィルム 44 の裏面に枠 45 を固着して、多角形で囲うように折り曲げる。さらに、図 2、図 5、図 6 および図 8 に示すように、該枠付きの多層フィルム 44 と押さえ部材 43 の間に、緩衝層 46 を挟みこみ、一体的に取り付けてから接触端子形成用型材  
15 102 を除去した後、上部固定基板 40 および配線基板 50 に載置し、該配線基板 50 の電極 50a に、引き出し用配線 48 のビア 51 を導電シート 52 あるいははんだで多層フィルム押さえ部材 53 を配線基板 50 にねじ 54 で接続する。

なお、上記実施例では、被検査対象がウエハに形成された全部の半導体素子の電極を一括して接触する場合を示したが、本発明は、これに限られない。例えば、半導体素子を個別に、あるいは任意の個数の半導体素子を同時に検査するための接続装置として、多層フィルムをウエハサイズよりも小さな領域で製造してもよいことはいうまでもない。

次に、本発明に係る接続装置の第 1 の実施の形態における接触端子部分の構造およびその製造方法について説明する。

図13に示す接触端子部分は、多層フィルム44として下層にポリイミド膜71を有し、かつ、突起を構成するためのバンプ72と、その先端部に被着されためっき膜73とで構成される。また、ポリイミド膜71の一方の面（基板対向面）に、引き出し用配線48、  
5 ポリイミド膜74、グランド層49およびポリイミド保護膜75を構成する。引き出し用配線48が、その一端を前記バンプ72に接觸させて設けられている。接触端子47は、例えば、先端が角錐形状に尖ったバンプ72と該バンプ72の先端の表面に形成されためっき膜73とによって形成される。バンプ72は、硬度が高く、且つめっきをしやすいニッケル等で形成される。めっき膜73は、ニッケル膜より更に硬く、ロジウムで構成される。めっき膜73として、ロジウムを用いる理由は、ロジウム膜の硬度がニッケル膜より大きいことによる。  
10

図13には、本発明に係る接続装置の第1の実施の形態における接触端子部分における代表的な寸法を示す。即ち、半導体素子における電極の狭ピッチである0.2mm以下の例えば0.13mmまたは0.1mmに対応できるように、グランド層49およびポリイミド保護膜75の厚さを約5μm、ポリイミド膜74の厚さを約50μm、ポリイミド膜71の厚さを約20μm、接触端子47の先端部の高さを約28μm、該先端部の底面の幅を約40μmとする。  
15 本第1の実施の形態では、底面の一辺が例えば10～60μmの四角錐形状で先端が尖った接触端子47で構成される。この四角錐は、型材について、フォトリソグラフィによりパターニングされるので、位置および大きさが高精度に決められる。また、異方性エッチングにより形成されるので、形状がシャープに形成できる。特に、先端を、尖った形状とすることができる。これらの特徴は、他の実施の  
20  
25

形態においても共通する。

本実施の形態によれば、半導体素子における電極のピッチが0.1 mmより狭くなつていって10～20 μm程度まで、対応させる接触端子47を容易に形成することが可能となる。即ち、接触端子47の底面の1辺を5 μm程度まで容易に形成することができる。また多層フィルムの状態において、接触端子47を形成した際接触端子47の高さの精度として、±2 μm以内の精度を達成でき、その結果これら多数の接触端子47を並設した領域部44aを押さえ部材（押さえ板）43を用いて緩衝層46を挟んで張り出して多層フィルム自身の弛みをなくした際も、接触端子47の高さの精度としてほぼ±2 μm以内の精度を得ることができ、低荷重（1ピン当たり3～50 mN程度）で安定して半導体素子に配列した電極3とプロービングをすることが可能となる。

また接触端子47の先端を尖った形状とするのは、次の理由からである。

即ち、被検査対象の電極3がアルミニウム等の場合、表面に酸化膜が形成されていて、接触時の抵抗が不安定となる。このような電極3に対して、接触時の抵抗値の変動が0.5 Ω以下の安定した抵抗値を得るためにには、接触端子47の先端部が、電極3の表面の酸化膜をつき破って、良好な接触を確保する必要がある。そのためには、例えば、従来技術に記載されているように、接触端子の先端が半円形の場合、1ピン当たり300 mN以上の接触圧で、各接触端子を電極に擦りつける必要がある。一方、接触端子の先端部が、直徑10 μm～30 μmの範囲の平坦部を有する形状の場合には、1ピン当たり100 mN以上の接触圧で、各接触端子を電極に擦りつける必要がある。そのため、酸化膜を含めて電極材料のくずが発生

することになり、配線間のショートおよび異物発生の原因となると共に接触圧 100 mN が 100 mN 以上と大きいことにより、電極またはその直下にある素子を損傷させることになる。

一方、本発明に係る先端が尖った接触端子 47 を用いた場合には、  
5 1 ピン当たり 3 ~ 50 mN 程度以上の接触圧があれば、電極 3 に擦り突けることなく、単に押圧するだけで、0.5 Ω 以下の安定した接触抵抗で、通電を行うことができる。その結果、低針圧で電極に接触すればよいため、電極、または、その直下にある素子に損傷を与えることが防止できる。また、全接触端子にピン圧をかけるために必要な力を小さくすることができる。その結果、この接続装置を  
10 用いる試験装置におけるプローバ駆動装置の耐荷重を軽減し、製造コストを低減することができる。

なお、もし 1 ピン当たり 100 mN 以上の荷重をかけることができる場合には、例えば、底面の一辺が 40 μm 程度の四角錐台の突起であって、先端部の一辺を 30 μm より小さくするならば、点のように尖っていないなくともよい。ただし、上述した理由から、可能な限り先端部の面積を 5 μm 以下と小さくして尖らせることが必要となる。

また、先端を尖らせた接触端子 47 を用いることによって、電極 3 に擦り突けることなく、低い押圧力（1 ピン当たり 3 ~ 50 mN）で接触すれば良いため、電極材料のくずが発生することを防止することができる。この結果、プロービング後に、電極材料のくずを取り除くための洗浄工程が不要となり、製造コストを低減することができる。

25 次に、図 2、図 5、図 6 および図 8 に示す接続装置（プロービング装置）を形成するための製造プロセスについて、図 14 および図

15 を参照して説明する。 図14および図15は、図2に示す接続装置を形成するための製造プロセスのうち、特に、型材であるシリコンウェハ80に異方性エッチングで形成した四角錐の穴を用いて、四角錐の接触端子先端部を形成した薄膜の押圧状態を、センターピボット31を介して、緩衝層36とスプリングプローブ32により自在に調整可能な接続装置を組み上げるための製造プロセスを工程順に示したものである。

まず図14(a)に示す工程が実行される。この工程は、厚さ0.2~0.6mmのシリコンウェハ80の(100)面の両面に熱酸化により二酸化シリコン膜81を0.5μm程度形成し、次にホトレジストマスクにより二酸化シリコン膜81をエッチングし、次に該二酸化シリコン膜81をマスクとして、シリコンウェハ80を異方性エッチングして、(111)面に囲まれた四角錐のエッチング穴80aを形成するものである。即ち、二酸化シリコン膜81をマスクとして、異方性エッチングにより(111)面に囲まれた四角錐のエッチング穴80aが形成されることになる。

次に、図14(b)に示す工程が実行される。この工程は、異方性エッチングしたシリコンウェハ80の(111)面を、ウェット酸素中の熱酸化により、二酸化シリコン膜82を、0.5μm程度形成し、次にその表面に導電性被覆83を形成し、次に上記導電性被覆83の表面に、多層フィルムとなるポリイミド膜84(71)を膜状に形成し、ついで、接触端子47を形成すべき位置にあるポリイミド膜84(71)を、上記導電性被覆83の表面に至るまで除去した後、該ポリイミド膜84の開口部に露出した導電性被覆83に、該導電性被覆83を電極として、ニッケルのような硬度の高い材料を主成分として電気めっきして、接触端子とするバンプ

85 (72) を形成するものである。電気めっきして接触端子47とするバンプ85 (72) を形成できる材料としては、ニッケル以外にCuがあるが、硬度がやわらかく単独では使用不可能である。

次に、図14 (c) に示す工程が実行される。この工程は、上記  
5 ポリイミド膜84およびバンプ85 (72) の表面に、銅を、スペッタリング法あるいは蒸着法により成膜することにより、厚さ1μm程度の導電膜を形成して、その表面に配線形成用のホトレジストマスクにより、引き出し用配線48を形成し、次に上記ポリイミド膜84の表面に、更に中間ポリイミド膜86 (74) を形成し、次  
10 にその表面にグランド層49を形成し、更にその表面に保護用のポリイミド膜87 (75) を形成するものである。

次に、図14 (d) に示す工程が実行される。この工程は、上記  
15 保護用のポリイミド膜87 (75) の表面に、枠45を位置合わせて接着固定し、次にシリコーン系のコーティング材を緩衝層46として枠45の中に供給するものである。本実施例では、例えば、  
20 厚さが0.5~3mmで、硬さ(JISA)が15~70程度のシリコンコーティング材をエラストマとして用いている。しかし、エラストマは、これに限定されない。また、エラストマは、シート状のエラストマを使用してもよいし、エラストマ自体を使用しなくて  
25 もよい。緩衝層46の役目としては、多数の接触端子47の先端が半導体ウエハ1に配列された電極3に接触する際の全体としての衝撃を緩和すると共に、個々の接触端子47の先端の高さの±2μm程度以下のバラツキを局部的な変形によって吸収して半導体ウエハ1上に配列された各被接触材(電極)3の高さの±0.5μm程度のバラツキに倣って均一な食い込みによる接触を行わせるためである。特に本発明に係る実施の形態では、1ピン当たり低荷重である

ため、全体としての衝撃の緩和の役目は小さい。従って、接触端子 4 7 の先端の高さのバラツキが  $\pm 0.5 \mu\text{m}$  程度以下に形成できれば、緩衝層 4 6 は必ずしも必要としない。接触端子 4 7 の先端の高さのバラツキを  $\pm 0.5 \mu\text{m}$  程度以下にする方法としては、例えば、平坦度が確保された例えばシリコン基板に多層フィルム 4 4 に形成された接触端子の群を一括して均一に押しつけることによって得ることができる。  
5

次に、図 1 4 (e) に示す工程が実行される。この工程は、上記枠 4 5 に押さえ部材 4 3 をねじ 5 6 によりねじ止めするものである。

10 次に、図 1 5 (a) に示す工程が実行される。この工程は、型材であるシリコンウェハ 8 0 をエッチングするためのステンレス製の固定治具 8 8 に、前記押さえ部材 4 3 を枠 4 5 にねじ止めした多層フィルム 4 4 を形成したシリコンウェハ 8 0 を、O リング 8 9 を介してステンレス製のふた 9 0 との間に装着するものである。

15 次に、図 1 5 (b) に示す工程が実行される。この工程は、シリコンウェハ 8 0 および導電性被覆 8 3 をエッチング除去するものである。

次に、図 1 5 (c) に示す工程が実行される。この工程は、上記ふた 9 0 、O リング 8 9 および固定治具 8 8 から、押さえ部材 4 3 を枠 4 5 にねじ止めした多層フィルムを取り外し、次にロジウムめっき 9 1 (7 3) を施し、多層フィルムの保護用のポリイミド膜 8 7 (7 5) の周辺に多層フィルム押さえ部材 5 3 を位置合わせして接着するものである。接触端子 4 7 を構成するニッケル等で形成されたバンプ 8 5 (7 2) の表面にロジウムめっき 9 1 (7 3) を施す理由は、電極 3 の材料であるはんだや A 1 等が付きにくく、バンプ 8 5 (7 2) の材料（ニッケル）より硬度が高く、酸化されにく

く接触抵抗が安定で、めっきがしやすいためである。

次に、図 1 5 (d) に示す工程が実行される。この工程は、多層フィルムを設計外形に切り取り、次に枠 4 5 と押さえ部材（押さえ板）4 3 との間隔をねじ 5 7 により調整し、ねじ 5 6 によるねじ締めによりねじ 5 7 の先端が枠 4 5 の上面に当接するように押さえ部材 4 3 を枠 4 5 に対して進めて緩衝層 4 6 を介して多層フィルム 4 4 における接触端子 4 7 を並設した領域部 4 4 a を押さえ部材 4 3 で押すことにより、多層フィルムを適度に張って多層フィルム自身の弛みをなくして多数の接触端子に亘る該接触端子の先端の平坦度を  $\pm 2 \mu m$  程度以下の高精度を確保するものである。  
5  
10

次に、組み付け工程が実行されて薄膜プローブカードからなる接続装置（プロービング装置）が完成する。即ち、図 2 に示したように、配線基板 5 0 に多層フィルム 4 4 を取り付ける。次にセンターピボット 4 1 の下部球面 4 1 a をテーパ（傾き）4 3 c に係るよう 15 にした状態でテーパ（傾き）4 3 c を押さえ部材 4 3 の上面に取り付ける。次にスプリングプローブ 4 2 が取り付けられた支持部材（上部固定板）4 0 にセンターピボット 4 1 を取り付けると共に支持部材 4 0 の周辺部に多層フィルム 4 4 を取り付けた配線基板 5 0 を取り付けて薄膜プローブカードを構成する。  
15

20 なお、図 5 に示す接続装置（プロービング装置）を組み立てる場合は、まず、センターピボット 4 1 を押さえ部材 4 3 に取り付けた後、配線基板 5 0 に多層フィルム 4 4 を取り付ければよい。

25 図 6 あるいは図 8 の薄膜プローブカードを製造する場合は、センターピボット 4 1 に代えて、ノックピン 5 5 を押さえ部材 4 3 に取り付ける以外は、図 1 4 および図 1 5 に示す工程と同様な工程で薄膜プローブカードを製造すればよい。

5

なお、図15(a) (b)に示すシリコンウェハ80のエッチング除去は、図14(c)に示す枠45を接着固定する前の段階で実施してもよいし、あるいは、図14(d)に示す押さえ部材43を取り付ける前の段階(図14(c)に示す枠45のみを接着固定した段階)で実施してもよい。

10

なお、緩衝層46がなくても、接触端子47の先端高さの平坦性が確保できる場合には、該緩衝層46を省略し、枠45および押さえ部材43を一体化した押さえ板210を用いることができる。

図22には、緩衝層46を省略し、上記押さえ板210を用いた製造プロセスの一実施例を示した。

15

上記押さえ板210を用いた製造プロセスは、図14(c)に示した製造プロセスを実施した後、図22(a)に示す工程が実施される。この工程は、上記保護用のポリイミド膜87(75)の表面に、押さえ板210および周辺に多層フィルム押さえ部材53を位置合わせして接着固定するものである。

20

次に、図22(b)に示す工程が実行される。この工程は、型材であるシリコンウェハ80をエッチングするためのステンレス製の固定治具88に、前記押さえ板210を固着した多層フィルム44を形成したシリコンウェハ80を、Oリング89を介してステンレス製のふた90との間に装着するものである。

次に、図22(c)に示す工程が実行される。この工程は、シリコンウェハ80および導電性被覆83をエッチング除去するものである。

25

次に、図22(d)に示す工程が実行される。この工程は、上記ふた90、Oリング89および固定治具88から、押さえ板210および多層フィルム押さえ部材53を固着した多層フィルムを取り

外し、次にロジウムめっき 9 1 を施し、多層フィルムを設計外形に切り取るものである。

次に、図 1 5 と同様に、組み付け工程が実行されて薄膜プローブカードからなる接続装置（プロービング装置）が完成する。

5 次に、図 9 に示す接続装置（プロービング装置）を形成するための製造プロセスについて、図 1 6 を参照して説明する。なお、図 1 4 および図 1 5 に示すプロセスと同じ工程については、説明を省略する。

10 図 1 6 (a) に示す如く、前記図 1 4 (b) に示す異方性エッチングしたシリコンウェハ 8 0 の表面の二酸化シリコン膜 8 2 に導電性被覆 8 3 を形成し、次に該導電性被覆 8 3 の表面の開口部を設けたポリイミド膜 8 4 (6 1) に電気めっきして接触端子用のバンプ 8 5 を形成した工程の後、上記ポリイミド膜 8 4 (6 1) およびバンプ 8 5 の表面に、銅を、スパッタリング法あるいは蒸着法により成膜することにより、厚さ  $1 \mu\text{m}$  程度の導電膜を形成して、その表面に電極形成用のホトレジストマスクにより、電極 6 2 を形成する。

15 次に、図 1 6 (b) に示す如く、あらかじめ引き出し用配線 4 8 を形成し設計外形にした多層フィルム 4 4 のビア 6 9 に、電極 6 2 を異方性導電性シート 7 0 を介して接続する。多層フィルム 4 4 として、例えば、ポリイミド膜 6 5、引き出し用配線 4 8、中間ポリイミド膜 6 6、グランド層 4 9 およびポリイミド保護膜 6 8 からなる配線用フィルムをあらかじめ形成すればよい。なお、前記ビア 6 9 と電極 6 2 を接続するには、例えば、異方性導電性シート 7 0 としてアニソルム（日立化成製）を用いるか、あるいは、はんだを介して接続すればよい。

20 次に、図 1 6 (c) に示す如く、シリコンウェハ 8 0 を除去する

ことにより接続端子47を形成した多層フィルム44が得られる。

なお、接触端子47を形成したシリコンウエハ80の除去方法としては、シリコンおよび二酸化シリコンをエッティング除去する方法と、導電性被覆83としてクロムを用いて、クロムを選択的にエッティング除去することにより、接触端子の型材であるシリコンウエハの表面を酸化して二酸化シリコン膜82を形成したシリコンウエハ80から直接に接触端子を形成したポリイミド膜84を剥離する方法とがあり、どちらの方法でも良い。

なお、クロムを選択的にエッティング除去する場合には、例えば、  
10 塩化アルミニウム6結晶水と塩酸と水の混合液で、50°Cで4時間程度のエッティングを実施すればよい。

また、接触端子47を形成したシリコンウエハ80の除去方法としては、導電性被覆83として、金、ロジウム等の貴金属膜を用いて、二酸化シリコン膜の表面に形成して、導電性被覆83との界面を機械的に剥離する方法を用いてもよい。  
15

次に、図16(d)に示す如く、上記保護用のポリイミド膜68の表面に、枠45および押さえ部材53を位置合わせて接着固定し、接触端子47にロジウムめっき91を施す。

次に、図16(e)に示す如く、シリコーン系のコーティング材  
20 を緩衝層46として枠45の中に供給し、枠45に押さえ部材43をねじ止めし、枠45と押さえ部材43との間隔を狭くして、多層フィルム44における接触端子47を並設した領域部44aを、押さえ部材43で緩衝層46を介して押し出すことにより、適度に張ることによって多層フィルム自身の弛みをなくして多数の接触端子  
25 に亘る該接触端子の先端の平坦度を±2μm程度以下の高精度を確保することができる。

なお、緩衝層46は、シート状のエラストマであってもよいし、  
使用しなくてもよい。

次に、図2に示したように、配線基板50に多層フィルム44を取り付け、センターピボット41を押さえ部材43に取り付けて、  
5 薄膜プローブカードを完成させる。

なお、図5に示す接続装置（プロービング装置）を組み立てる場合は、まず、センターピボット41を押さえ部材43に取り付けた後、配線基板50に多層フィルム44を取り付ければよい。

10 なお、図16に示す製法では、多層フィルム44のビア69と、  
接触端子用バンプ85上に形成した電極62との導通をとるために  
異方性導電性シート70を使用したが、はんだあるいはSn-Ag  
あるいはSn-Au等の金属接合により導通を確保してもよいことはいうまでもない。

15 次に、図10に示す接続装置（プロービング装置）を形成するための製造プロセスについて、図17を参照して説明する。なお、図  
14および図15に示すプロセスと同じ工程については、説明を省略する。

20 まず、図17（a）に示す如く、前記図14（b）に示す異方性エッティングしたシリコンウェハ80の表面の二酸化シリコン膜82に導電性被覆83を形成し、該導電性被覆83の表面の開口部を設けたポリイミド膜84に電気めっきして接触端子用のバンプ85する。

次に、図17（b）に示す如く、前記のポリイミド膜84をエッティング除去する。

25 次に、図17（c）に示す如く、あらかじめ引き出し用配線48を形成し、設計外形にした配線用フィルム48のビア69に、接触

端子用のバンプ 85 を異方性導電性シート 70 を介して接続する。

次に、図 17 (d) に示す如く、シリコンウエハ 80 を除去することにより、配線用フィルム 64 に接触端子 47 を形成した多層フィルム 44 を形成する。

5 次に、図 17 (e) に示す如く、前記図 16 (e) を用いて説明したプロセスと同様な工程で、前記図 16 (e) に示すのと同様な構造体を形成する。

その後のプロセスは、前記図 16 に示したプロセスと同様な工程であるので、説明を省略する。

10 なお、図 17 に示す製法では、多層フィルム 44 のビア 69 と、接触端子用のバンプ 85との導通をとるために異方性導電性シート 70 を使用したが、はんだあるいは Sn-Ag あるいは Sn-Au 等の金属接合により導通を確保してもよいことはいうまでもない。

15 次に、図 19 に示す接続装置（プロービング装置）を形成するための製造プロセスについて、図 23 を参照して説明する。なお、図 14 および図 15 に示すプロセスと同じ工程については、説明を省略する。

20 まず、図 23 (a) に示す如く、前記図 14 (b) に示す異方性エッチングしたシリコンウエハ 80 の表面の二酸化シリコン膜 82 に導電性被覆 83 を形成し、該導電性被覆 83 の表面の開口部を設けたポリイミド膜 84 に電気めっきして接触端子用のバンプ 85 と一体となった電極 200 を形成し、前記電極 200 に金めっき 211 を形成する。

25 次に、図 23 (b) に示す如く、前記のポリイミド膜 84 をエッティング除去する。

次に、図 23 (c) に示す如く、あらかじめ引き出し用配線 48

を形成し、設計外形にした多層フィルム44のビア69に、接触端子用の電極200をはんだ201を介して接続し、前記の多層フィルム44に枠45を接着固定し、次に、シリコーン系のコーティング材を緩衝層46として枠45の中に供給する。

5 その後のプロセスは、前記図14に示したプロセスと同様な工程で、図23(d)に示す工程が実行される。この工程は、上記枠45に押さえ部材43をねじ56によりねじ止めし、ステンレス製の固定治具88に、前記押さえ部材43を枠45にねじ止めした多層フィルム44を形成したシリコンウェハ80を、Oリング89を介してステンレス製のふた90との間に装着し、シリコンウェハ80および導電性被覆83をエッチング除去するものである。  
10

次に、図23(e)に示す工程が実行される。この工程は、上記ふた90、Oリング89および固定治具88から、押さえ部材43を枠45にねじ止めした多層フィルムを取り外し、次にロジウムめっき91を施し、多層フィルムの保護用のポリイミド膜87の周辺に多層フィルム押さえ部材53を位置合わせして接着し、次に、多層フィルムを設計外形に切り取り、次に枠45と押さえ部材(押さえ板)43との間隔をねじ57により調整し、ねじ56によるねじ締めによりねじ57の先端が枠45の上面に当接するように押さえ部材43を枠45に対して進めて緩衝層46を介して多層フィルム44における接触端子47を並設した領域部44aを押さえ部材43で押すことにより、多層フィルムを適度に張って多層フィルム自身の弛みをなくして多数の接触端子に亘る該接触端子の先端の平坦度を確保するものである。  
15  
20

25 次に、組み付け工程が実行されて薄膜プローブカードからなる接続装置(プロービング装置)が完成する。

なお、図23に示す製法では、多層フィルム44のビア69と、  
接触端子用の電極200との導通をとるためにはんだ201を使用  
したが、図20(a)、図20(b)のはんだビア電極203あるいは、  
図21(a)、図21(b)のSn-Au等の金属接合により導通を確保してもよいことはいうまでもない。  
5

なお、図23は、シリコンウェハ80をエッチングにより除去する  
製造プロセスを示したが、前述のように、図23(c)の接触端  
子用の電極200に多層フィルム44をはんだあるいは錫金合金等  
で接続した後、導電性被覆83としてクロムを用いて、クロムを選  
択性的にエッチング除去することにより、接触端子の型材であるシリ  
10 コンウェハの表面を酸化して二酸化シリコン膜82を形成したシリ  
コンウェハ80から直接に接触端子47を剥離してもよいことはい  
うまでもない。

次に、以上説明した本発明に係る接続装置（プロービング装置）  
15 を用いて被検査対象である半導体素子（チップ）に対する電気的特性検査について図18を用いて説明する。

図18は、本発明に係る検査装置の全体構成を示す図である。

検査装置は、半導体装置の製造におけるウェハプローバとして構  
成されている。この検査装置は、被検査対象である半導体ウェハ1  
20 を支持する試料支持系160と、被検査対象1の電極3に接触して  
電気信号の授受を行なうプローブ系120と、試料支持系160の動作を制御する駆動制御系150と、被検査対象1の温度制御を行  
なう温度制御系140と、半導体素子（チップ）2の電気的特性の  
検査を行なうテスタ170などで構成される。この半導体ウェハ1は、  
25 多数の半導体素子（チップ）2が配列され、各半導体素子2の表面  
には、半導体素子の高集積化に伴って外部接続電極としての複数の

電極 3 が高密度で、且つ狭ピッチで配列されている。試料支持系 1  
6 0 は、半導体ウェハ 1 を着脱自在に載置してほぼ水平に設けられ  
た試料台 1 6 2 と、この試料台 1 6 2 を支持するように垂直に配置  
される昇降軸 1 6 4 と、この昇降軸 1 6 4 を昇降駆動する昇降駆動  
部 1 6 5 と、この昇降駆動部 1 6 5 を支持する X-Y ステージ 1 6  
7 とで構成される。X-Y ステージ 1 6 7 は、筐体 1 6 6 の上に固定  
される。昇降駆動部 1 6 5 は、例えば、ステッピングモータなど  
から構成される。試料台 1 6 2 の水平および垂直方向における位置  
決め動作は、X-Y ステージ 1 6 7 の水平面内における移動動作と、  
10 昇降駆動部 1 6 5 による上下動などを組み合わせることにより行  
われる。また、試料台 1 6 2 には、図示しない回動機構が設けられ  
ており、水平面内における試料台 1 6 2 の回動変位が可能にされて  
いる。

試料台 1 6 2 の上方には、プローブ系 1 2 0 が配置される。すな  
15 わち、図 2 または図 5 または図 6 または図 8 または図 9 または図 1  
0 に示す接続装置 1 2 0 a および配線基板 5 0 は、当該試料台 1 6  
2 に平行に対向する姿勢で設けられる。この接続装置 1 2 0 a には、  
接触端子 4 7 を有する多層フィルム 4 4 と、緩衝層 4 6 、枠 4 5 、  
押さえ部材（押さえ板）4 3 、センターピボット 4 1 、スプリング  
20 プローブ 4 2 および支持部材（上部固定板）4 0 が一体的に設けら  
れている。各々の接触端子 4 7 は、該接続装置 1 2 0 a の多層フィ  
ルム 4 4 に設けられた引出し用配線 4 8 を介して、配線基板 5 0 の  
電極 5 0 a およびビア 5 0 d と、内部配線 5 0 b とを通して、該配  
線基板 5 0 に設けられた接続端子 5 0 c に接続される。なお、本実  
25 施の形態では、接続端子 5 0 c は、同軸コネクタで構成される。こ  
の接続端子 5 0 c に接続されるケーブル 1 7 1 を介して、テスタ 1

70と接続される。ここで用いられる接続装置は、図2に示した構造のものであるが、これに限定されない。図5、図6、図8、図9あるいは図10に示す構造のものを用いることができるのではいうまでもない。

5 駆動制御系150は、ケーブル172を介してテスタ170と接続される。また、駆動制御系150は、試料支持系160の各駆動部のアクチュエータに制御信号を送って、その動作を制御する。すなわち、駆動制御系150は、内部にコンピュータを備え、ケーブル172を介して伝達されるテスタ170のテスト動作の進行情報に合わせて、試料支持系160の動作を制御する。また、駆動制御系150は、操作部151を備え、駆動制御に関する各種指示の入力の受付、例えば、手動操作の指示を受け付ける。

10 試料台162には、半導体素子2についてバーイン試験を行うために、加熱させるためのヒータ141が備えられている。温度制御系140は、試料台162のヒータ141あるいは冷却治具を制御することにより、試料台162に搭載された半導体ウエハ1の温度を制御する。また、温度制御系140は、操作部151を備え、温度制御に関する各種指示の入力の受付、例えば、手動操作の指示を受け付ける。

15 20 以下、検査装置の動作について説明する。まず、被検査対象である半導体ウエハ1は、試料台162の上に位置決めして載置される。次に試料台162に載置された半導体ウエハ1上に離して形成された複数の基準マークの光学像を、イメージセンサまたはTVカメラ等の撮像装置（図示せず）で撮像し、この撮像によって得られる画像信号から複数の基準マークの位置を検出する。そして、駆動制御系150は、上記検出された半導体ウエハ1上の複数の基準マーク

の位置情報から、テスター 170 または駆動制御系 150 に格納された半導体ウエハ 1 の品種に応じて CAD データから得られる半導体ウエハ 1 上に配列された半導体素子 2 の配列情報および各半導体素子 2 上に配列された電極 3 の配列情報に基いて、電極群全体としての 2 次元の位置情報を算出する。更に多層フィルム 44 上に形成された多数の接触端子 47 の内、特定の接触端子の先端の光学像または多層フィルム 44 上に離して形成された複数の基準マークの光学像を、イメージセンサまたは TV カメラ等の撮像装置（図示せず）で撮像し、この撮像によって得られる画像信号から特定の接触端子または複数の基準マークの位置を検出する。そして、駆動制御系 150 は、上記検出された多層フィルム 44 上の特定の接触端子または複数の基準マークの位置情報から、操作部 151 によって入力されて格納されたプローブの品種に応じた接触端子の配列情報や高さ情報等のプローブ情報に基いて、接触端子群全体としての 2 次元の位置情報を算出する。駆動制御系 150 は、算出された接触端子群全体としての 2 次元の位置情報に対する電極群全体としての 2 次元の位置情報のずれ量を算出し、この算出された 2 次元のずれ量に基いて、X-Y ステージ 167 および回動機構を駆動制御し、半導体ウエハ 1 上に配列された複数個の半導体素子上に形成された電極 3 の群を、接続装置 120a に並設された多数の接触端子 47 の群の直下に位置決めする。その後、駆動制御系 150 は、例えば、試料台 162 上に設置されたギャップセンサ（図示せず）によって測定された多層フィルム 44 における領域部 44a の面との間の間隙に基いて昇降駆動部 165 を作動させて、多数の電極（被接触材） 3 の全体の面 3a が接触端子の先端に接触した時点から 8~20 μm 程度押し上げる状態になるまで試料台 162 を上昇させることによ

って、多層フィルム 44において多数の接触端子 47が並設された領域部 44aを張り出させて平坦度を高精度に確保された多数の接触端子 47の群における各々の先端を、図3または図7に示すように、コンプライアンス機構により目的の複数の半導体素子に亘っての各半導体素子に配列された多数の電極 3の群（全体）の面 3aに追従するように倣って平行出しすると共に、個々の接触端子の先端の高さの±2μm程度以下のバラツキを緩衝層 46の局部的な変形によって吸収して半導体ウェハ1上に配列された各被接触材（電極）3に倣って均一な低荷重（1ピン当たり3～50mN程度）に基づく食い込みによる接触が行われ、各接触端子 47と各電極 3との間において低抵抗（0.01Ω～0.1Ω）で接続されることになる。

駆動制御系 150によるステージ 167および回動機構並びに昇降駆動部 165に対する駆動制御は、操作部 151からの操作指示に従って実行される。特に試料台 162は、電極（被接触材）3の全体の面 3aが接触端子の先端に接触した時点から8～100μm程度押し上げる状態になるまで昇降駆動部 16によって上昇されて、多数の接触端子 47の全体が多数の電極（被接触材）3の全体の面 3aに追従して平行出しされると共に、個々の接触端子の先端の高さのバラツキを緩衝層 46によって吸収して均一な低荷重（1ピン当たり3～50mN程度）に基づく食い込みによる接触が行われ、各接触端子 47と各電極 3との間において低抵抗（0.01Ω～0.1Ω）で接続されることになる。

この状態で、半導体素子 2についてバイン試験を行うときには、試料台 162に搭載された半導体ウェハ1の温度を制御すべく、温度制御系 140によって試料台 162のヒータ 141あるいは冷却

治具を制御することにより実行される。

さらに、ケーブル 171、配線基板 50、多層フィルム 44、および接触端子 47 を介して、半導体ウエハ 1 に形成された半導体素子とテスタ 170との間で、動作電力や動作試験信号などの授受を行い、当該半導体素子の動作特性の可否などを判別する。この際、多層フィルム 44において、図 4 に示す如く、各接触端子 47 につながった引き出し用配線 48 に対して絶縁膜 66 (74) を挟んで対向するグランド層 49 を設置し、引き出し用配線 48 のインピーダンス  $Z_0$  を  $50 \Omega$ 程度にしてテスタの回路とのマッチングをとることにより、引き出し用配線 48 を伝送する電気信号の乱れ、減衰を防止して、半導体素子に対してテスタによる高周波数 ( $100 \text{ MHz}$  ~ 数  $10 \text{ GHz}$  程度)まで対応できる高速電気信号による電気特性検査を実現することが可能となる。

さらに、上記の一連の試験動作が、半導体ウエハ 1 に形成された複数の半導体素子の各々について実施され、動作特性の可否などが判別される。

#### 産業上の利用可能性

本発明によれば、半導体素子の高密度化に伴う狭ピッチ多ピンへのプロービングを、被検査対象物を損傷させることなく、低荷重で安定して実現し、しかも高速電気信号、即ち高周波電気信号 ( $100 \text{ MHz}$  ~ 数  $10 \text{ GHz}$  程度の高周波数) の伝送を可能にすることができる効果を奏する。

また本発明によれば、多層フィルムにおける尖った先端を有する接触端子を並設した領域部の弛みをなくすと共に平行出しするコンプライアンス機構を設けることによって、尖った先端を有する接触

端子の群を被検査対象物上の電極の群に、1ピン当たり低荷重（3～50mN程度）で、単に押しつけることによって、電極材料等のクズを発生させることなく、0.05Ω～0.1Ω程度の低抵抗で安定した接続を実現することができる効果を奏する。

5 また本発明によれば、ウェハの状態において、多数並設された半導体素子（チップ）の内、1個または多数個の半導体素子について同時に、小さな接触圧（1ピン当たり3～50mN程度）で表面に酸化物が形成されたAlまたははんだ等の電極3と0.05Ω～0.1Ω程度の安定した低抵抗値で確実に接続させて、テスタにより各  
10 半導体素子について動作試験を行うことができる効果を奏する。即ち、本発明によれば、電極の高密度化および狭ピッチ化に対応でき、しかも多数個チップ同時プロービングによる検査を可能にし、高速電気信号（100MHz～数10GHz程度の高周波数）による動作試験を可能にすることができる。また本発明によれば、多層フィルム（絶縁フィルム）の材料として、ポリイミドのような高温で  
15 使用できる材料を用いることにより、バーイン試験のような高温での動作試験が可能となる。

また本発明によれば、先の尖った接続端子を異方性導電シートあるいは金属接合を介して多層フィルムの引き出し用配線と接続することによって、容易に多層フィルム上に多数の先の尖った接続端子を並設することが可能となる。

## 請求の範囲

1. 被検査対象物上に配列された電極と電気的に接触して電気信号の授受を行うための接続装置において、

5

前記接続装置を支持する支持部材と、

先端を尖らせた接触端子をプロービング側の領域部に複数並設し、該各接触端子に電気的につながって周辺部に引き出される複数の引き出し用配線と該複数の引き出し用配線に対向するように絶縁層を挟んでグランド層とを有する多層フィルムと、

10

該多層フィルムにおける前記領域部の弛みをなくすようにして多層フィルムを取り付ける押さえ部材と、

前記各接触端子の先端を各電極に接触させるための接触圧を前記支持部材から前記押さえ部材に対して付与する接触圧付与手段とを備えたことを特徴とする接続装置。

15

2. 被検査対象物上に配列された電極と電気的に接触して電気信号の授受を行うための接続装置において、

前記接続装置を支持する支持部材と、

先端を尖らせた接触端子をプロービング側の領域部に複数並設し、該各接触端子に電気的につながって周辺部に引き出される複数の引き出し用配線と該複数の引き出し用配線に対向するように絶縁層を挟んでグランド層とを有する多層フィルムと、

20

該多層フィルムにおける前記領域部の弛みをなくすようにして多層フィルムを取り付ける押さえ部材と、

25

前記各接触端子の先端を各電極に接触させるための接触圧を前記支持部材から前記押さえ部材に対して付与する接触圧付与手段と、

前記接触端子群の先端面を前記電極群の面に接触させる際、接触

端子群の先端面が電極群の面に倣って平行出しがされるように前記押さえ部材を前記支持部材に対して係合させるコンプライアンス機構とを備えたことを特徴とする接続装置。

3. 被検査対象物上に配列された電極と電気的に接触して電気信号の授受を行うための接続装置において、

前記接続装置を支持する支持部材と、

先端を尖らせた接触端子をプロービング側の領域部に複数並設し、該各接触端子に電気的につながって周辺部に引き出される複数の引き出し用配線と該複数の引き出し用配線に対向するように絶縁層を挟んでグランド層とを有する多層フィルムと、

該多層フィルムにおけるプロービング側と反対の裏側に前記領域部を囲むように固定された枠と、

前記多層フィルムにおける前記領域部の弛みをなくすように該領域部を張り出させる部分を有して前記枠を取付ける押さえ部材と、

前記各接触端子の先端を各電極に接触させるための接触圧を前記支持部材から前記押さえ部材に対して付与する接触圧付与手段と、

前記接触端子群の先端面を前記電極群の面に接触させる際、接触端子群の先端面が電極群の面に倣って平行出しがされるように前記押さえ部材を前記支持部材に対して係合させるコンプライアンス機構とを備えたことを特徴とする接続装置。

4. 請求項 1 または 2 または 3 記載の接続装置において、多層フィルムの領域部の裏面と押さえ部材との間に緩衝層を備えたことを特徴とする接続装置。

5. 請求項 1 または 2 または 3 または 4 記載の接続装置における多層フィルムにおいて、引き出し用配線と接触端子とを個別に形成し、その両者を接続して前記多層フィルムを構成することを特徴と

する接続装置。

6. 請求項 5 記載の接続装置において、引き出し用配線と接触端子との間を異方性導電シートあるいははんだあるいは金属の熱拡散により接続したことを特徴とする接続装置。

5 7. 請求項 5 記載の接続装置において、引き出し用配線と接触端子との間をはんだあるいは金属の熱拡散により接続し、前記引き出し用配線と該接触端子との接続部を絶縁樹脂で覆うことを特徴とする接続装置。

10 8. 請求項 1 または 2 または 3 または 4 記載の接続装置における多層フィルムにおいて、引き出し用配線と接触端子に形成した接続用配線とを個別に形成し、その両者を接続して前記多層フィルムを構成することを特徴とする接続装置。

15 9. 請求項 8 記載の接続装置において、引き出し用配線と接触端子に形成した接続用配線との間を異方性導電シートあるいははんだあるいは金属の熱拡散により接続したことを特徴とする接続装置。

10. 請求項 8 記載の接続装置において、引き出し用配線と接触端子に形成した接続用配線との間をはんだあるいは金属の熱拡散により接続し、前記引き出し用配線と前記接触端子に形成した接続用配線との接続部を絶縁樹脂で覆うことを特徴とする接続装置。

20 11. 請求項 1 または 2 または 3 記載の接続装置において、支持部材のプロービング側を配線基板に設置し、該配線基板に形成された電極と多層フィルムの周辺部に引き出された引き出し配線とを電気的に接続して構成したことを特徴とする接続装置。

12. 被検査対象物を載置して支持する試料支持系を設け、

25 支持部材と、先端を尖らせた接触端子をプロービング側の領域部に複数並設し、該各接触端子に電気的につながって周辺部に引き出

5

される複数の引き出し用配線と該複数の引き出し用配線に対向する  
ように絶縁層を挟んでグランド層とを有する多層フィルムと、該多  
層フィルムにおける前記領域部の弛みをなくすようにして多層フィ  
ルムを取り付ける押さえ部材と、前記各接触端子の先端を各電極に  
接触させるための接触圧を前記支持部材から前記押さえ部材に対し  
て付与する接触圧付与手段とを有する接続装置を設置し、

該接続装置の多層フィルムの周辺部に引き出された引き出し用配  
線と電気的に接続されたテスタを設け、

10

前記接続装置の多層フィルムに並設された接触端子の群と被検査  
対象物に配列された電極の群とを位置合わせする位置合わせ手段を  
設け、

該位置合わせ手段で位置合わせされた接触端子の群と電極の群と  
を接触させて前記テスタから被検査対象物に対して電気信号を授受  
して検査を行うように構成したことを特徴とする検査システム。

15

13. 被検査対象物を載置して支持する試料支持系を設け、

20

支持部材と、先端を尖らせた接触端子を異方性導電シートあるいははんだ材料を介して電気的に接続してプローピング側の領域部に複数並設し、該各接触端子に前記異方性導電シートあるいははんだ材料を介して電気的につながって周辺部に引き出される複数の引き出し用配線と該複数の引き出し用配線に対向するように絶縁層を挟んでグランド層とを有する多層フィルムと、該多層フィルムにおける前記領域部の弛みをなくすようにして多層フィルムを取り付ける押さえ部材と、前記各接触端子の先端を各電極に接触させるための接触圧を前記支持部材から前記押さえ部材に対して付与する接触圧付与手段とを有する接続装置を設置し、該接続装置の多層フィルムの周辺部に引き出された引き出し用配線と電気的に接続されたテス

25

タを設け、

前記接続装置の多層フィルムに並設された接触端子の群と被検査対象物に配列された電極の群とを位置合わせする位置合わせ手段を設け、

5 該位置合わせ手段で位置合わせされた接触端子の群と電極の群とを接触させて前記テスタから被検査対象物に対して電気信号を授受して検査を行うように構成したことを特徴とする検査システム。

14. 被検査対象物を載置して支持する試料支持系を設け、

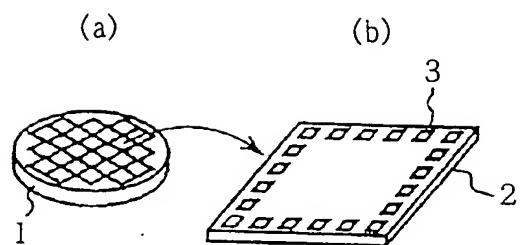
支持部材と、先端を尖らせた接触端子をプロービング側の領域部に複数並設し、該各接触端子に電気的につながって周辺部に引き出される複数の引き出し用配線と該複数の引き出し用配線に対向するように絶縁層を挟んでグランド層とを有する多層フィルムと、該多層フィルムにおける前記領域部の弛みをなくすようにして多層フィルムを取り付ける押さえ部材と、前記各接触端子の先端を各電極に接触させるための接触圧を前記支持部材から前記押さえ部材に対して付与する接触圧付与手段とを有する接続装置を設置し、

該接続装置の多層フィルムの周辺部に引き出された引き出し用配線と電気的に接続されたテスタを設け、

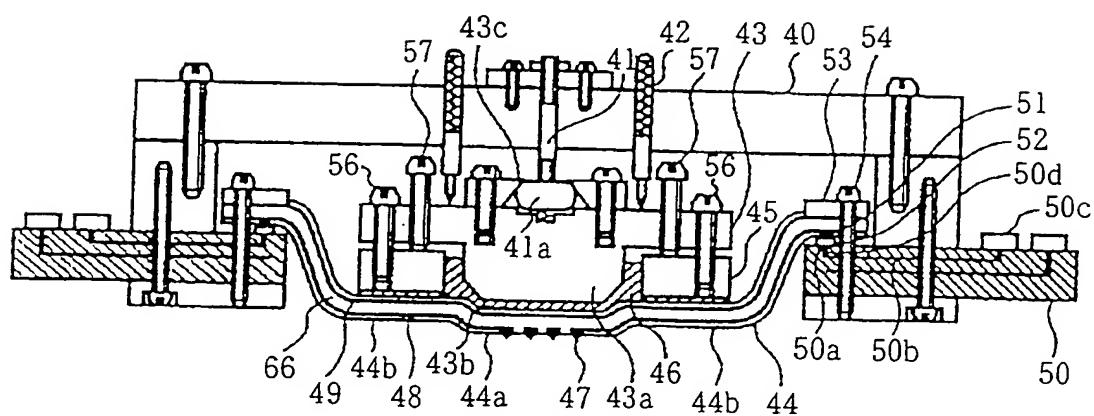
20 前記接続装置の多層フィルムに並設された接触端子の群と被検査対象物に配列された電極の群とを位置合わせする位置合わせ手段を設け、

25 前記試料支持系を所望の高さまで上昇させて前記位置合わせ手段で位置合わせされた接触端子の群と電極の群とを接触させて前記テスタから被検査対象物に対して電気信号を授受して検査を行うように構成したことを特徴とする検査システム。

第1図

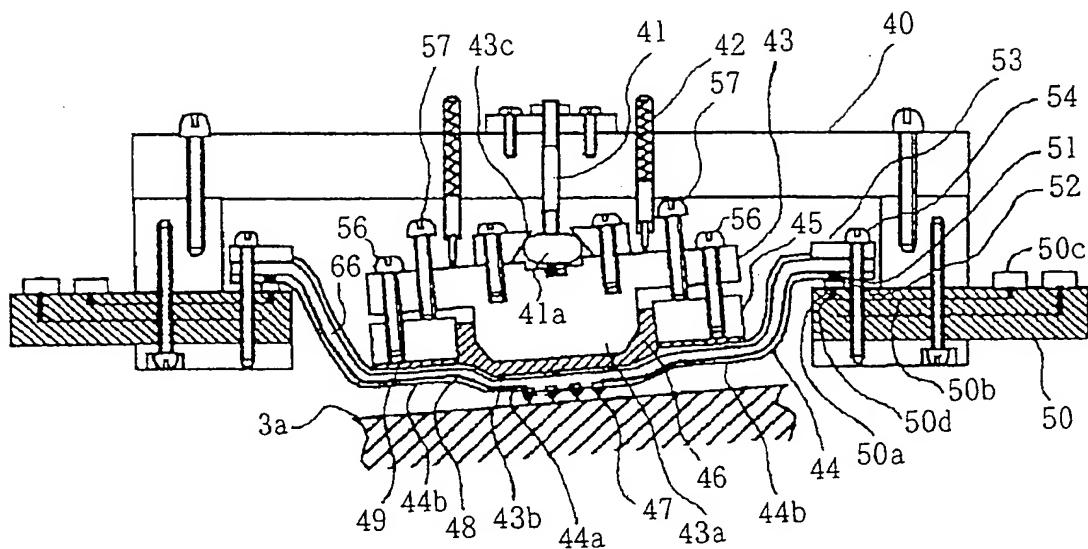


第2図

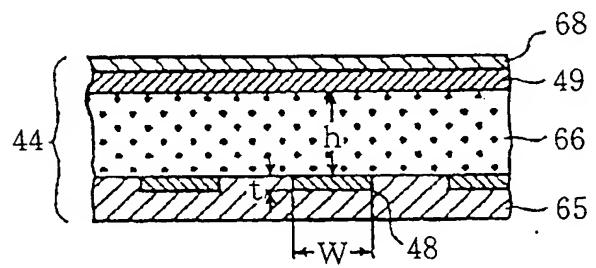


2 / 18

第3図

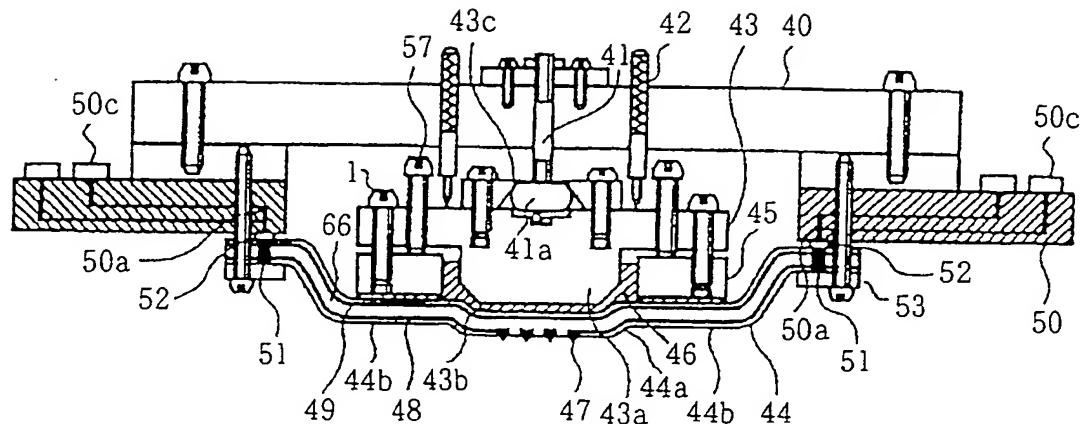


第4図

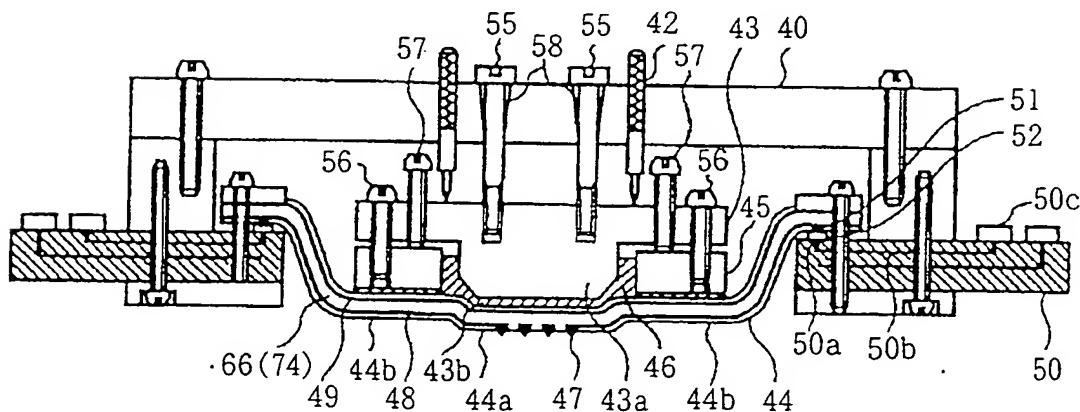


3 / 18

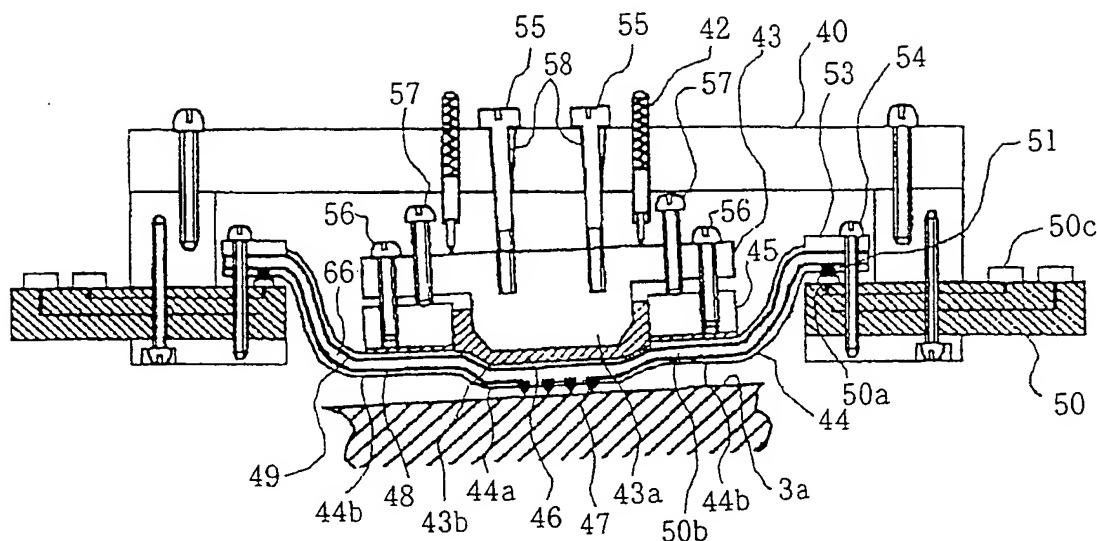
第5図



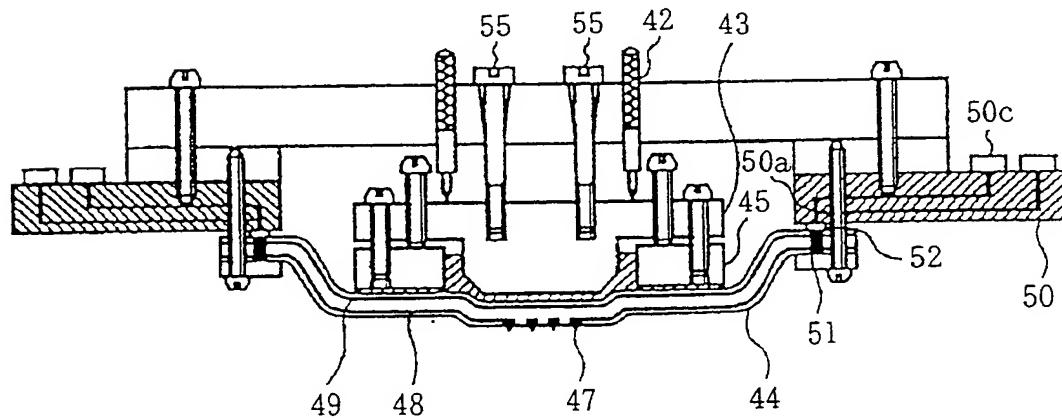
第6図



第7図

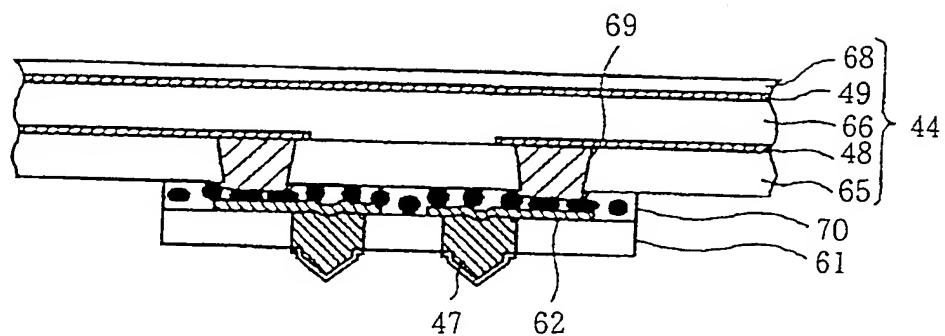


第8図

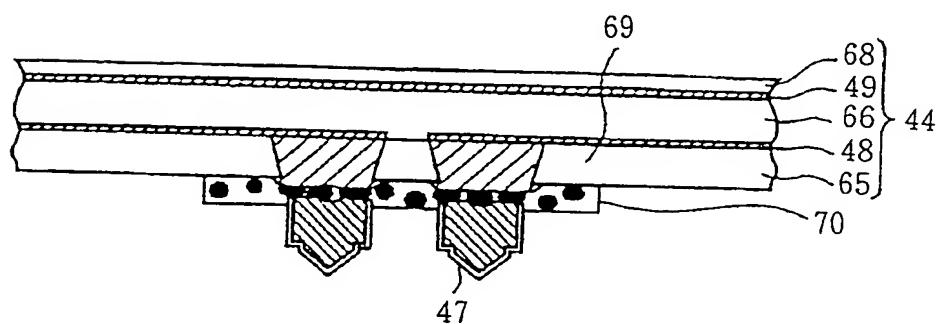


5 / 18

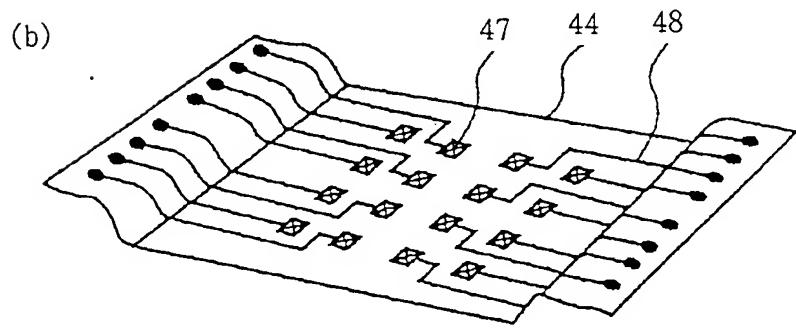
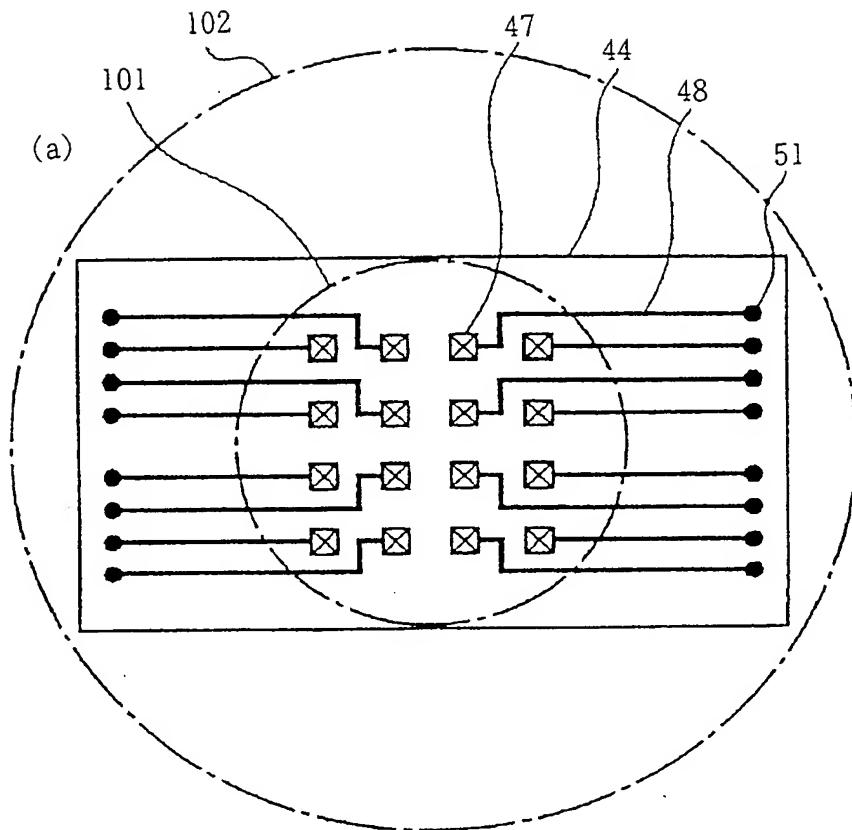
第9図



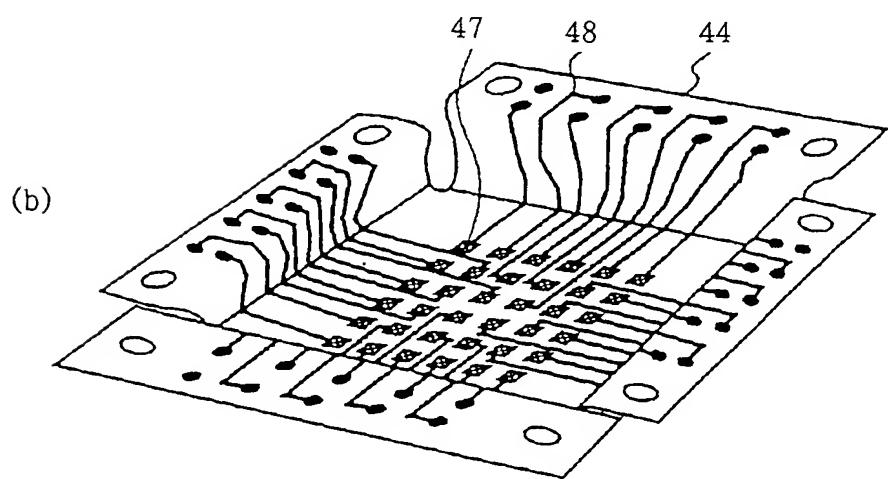
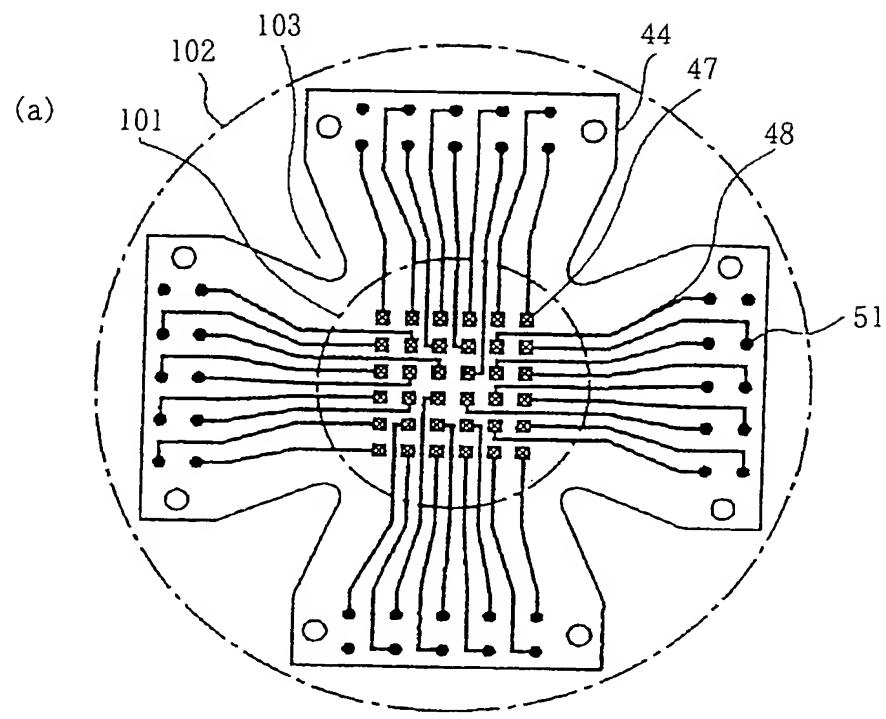
第10図



第11図

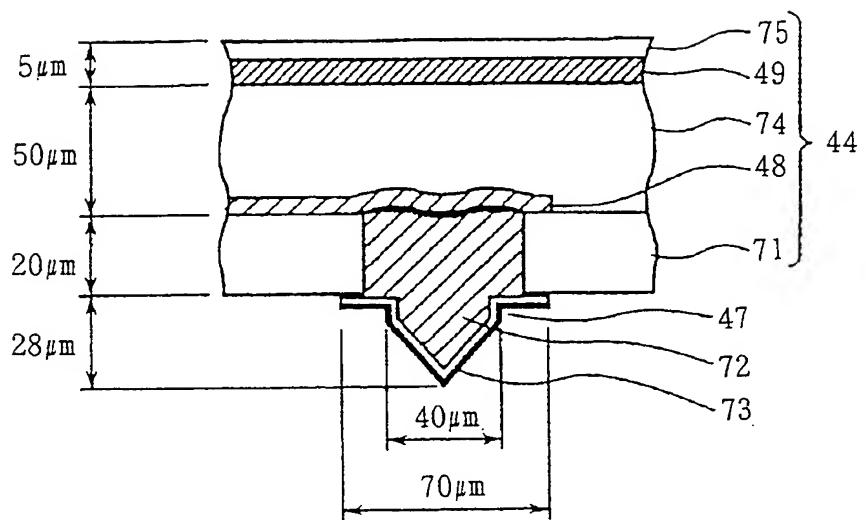


第12図



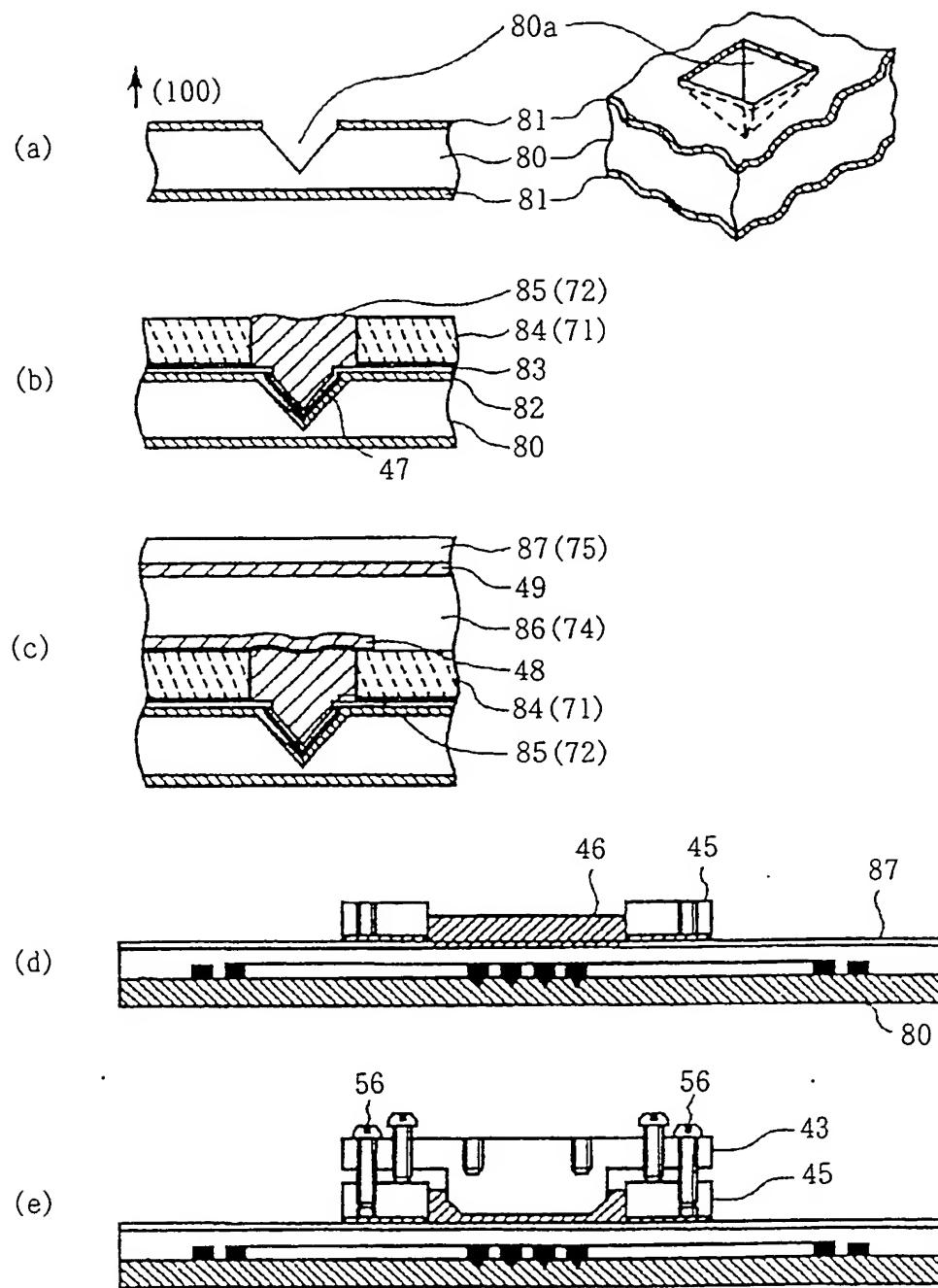
8 / 1 8

第13図

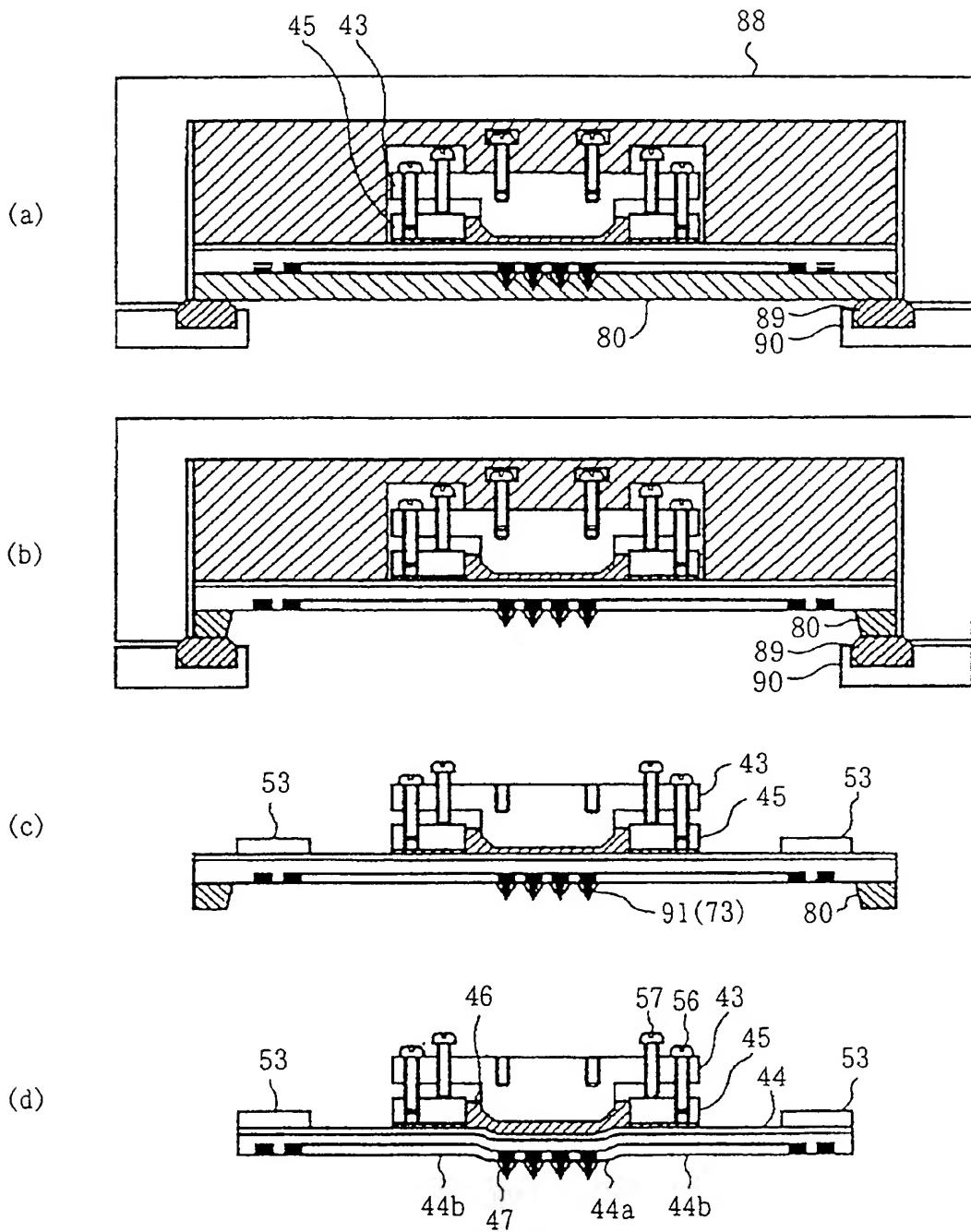


9 / 1 8

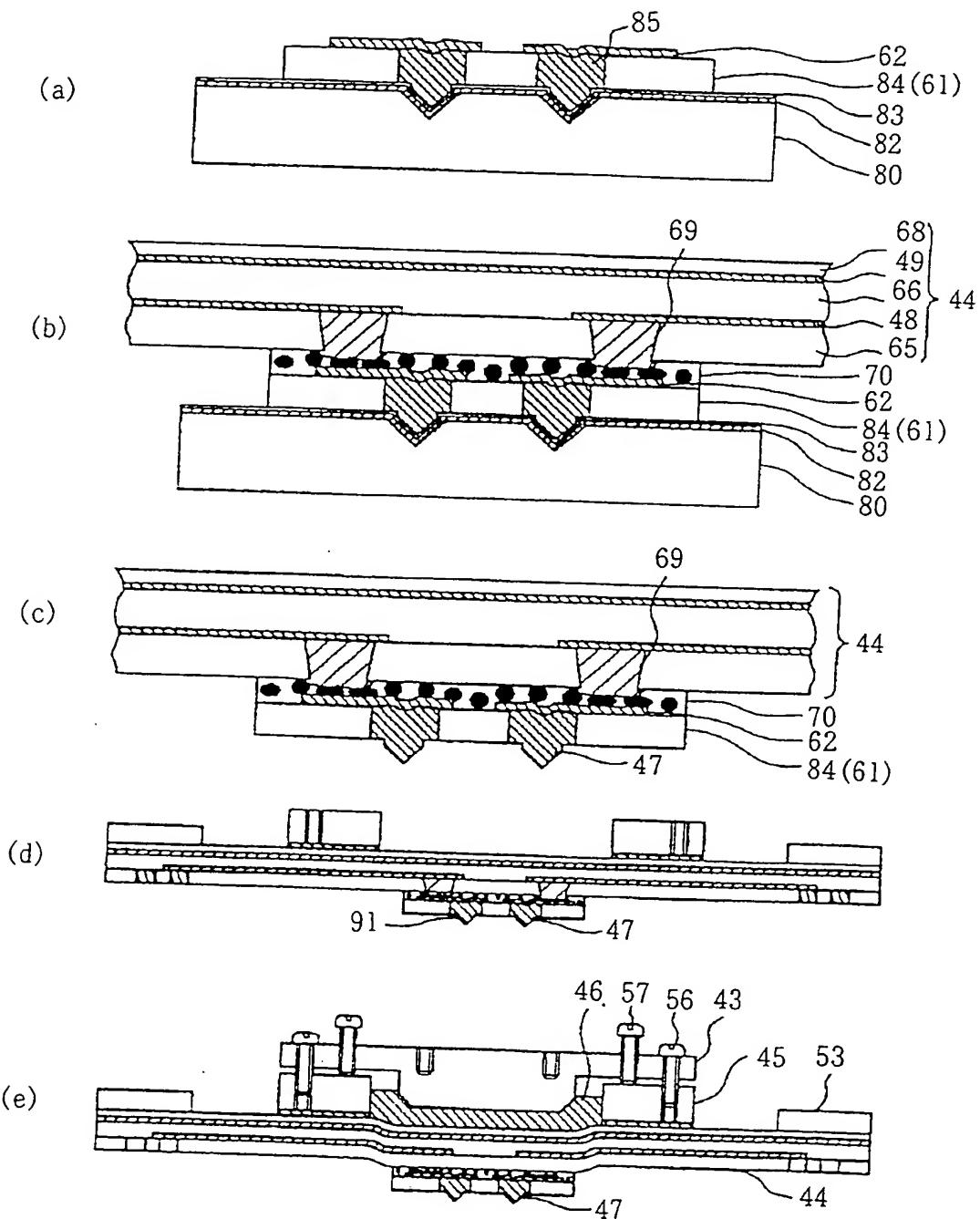
第14図



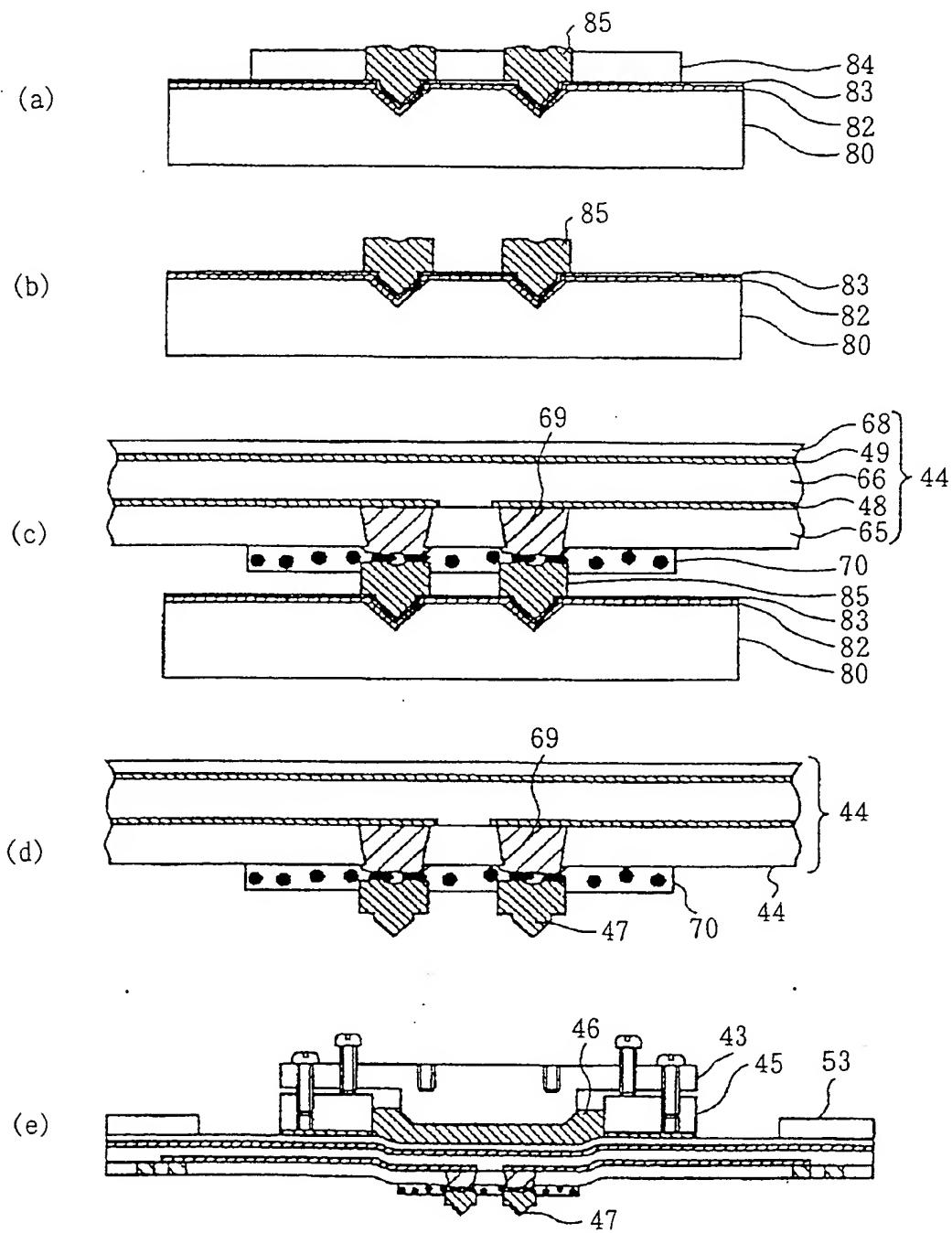
第15図



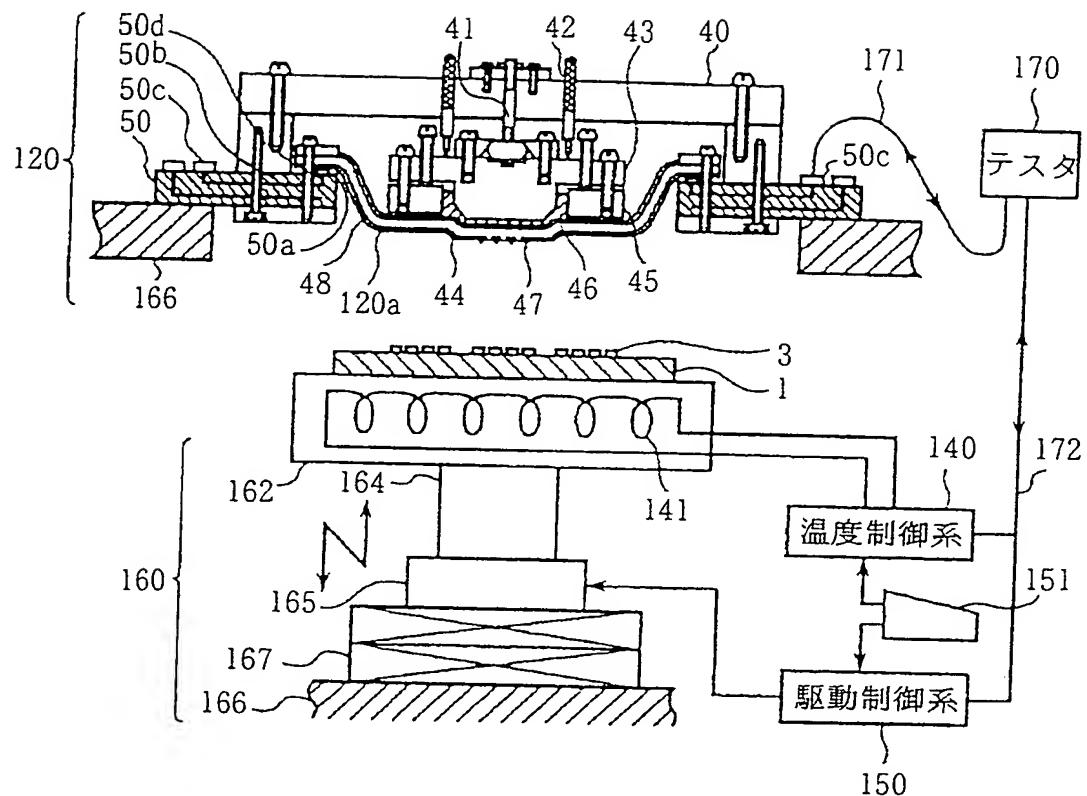
第16図



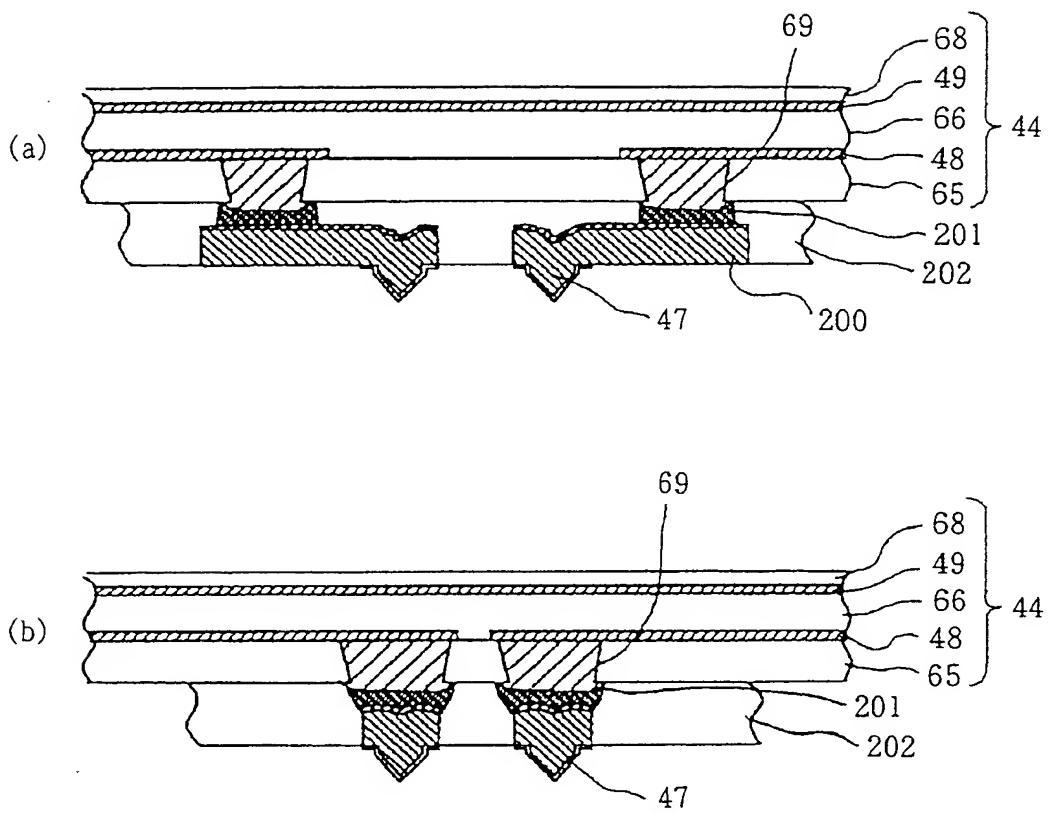
第17図



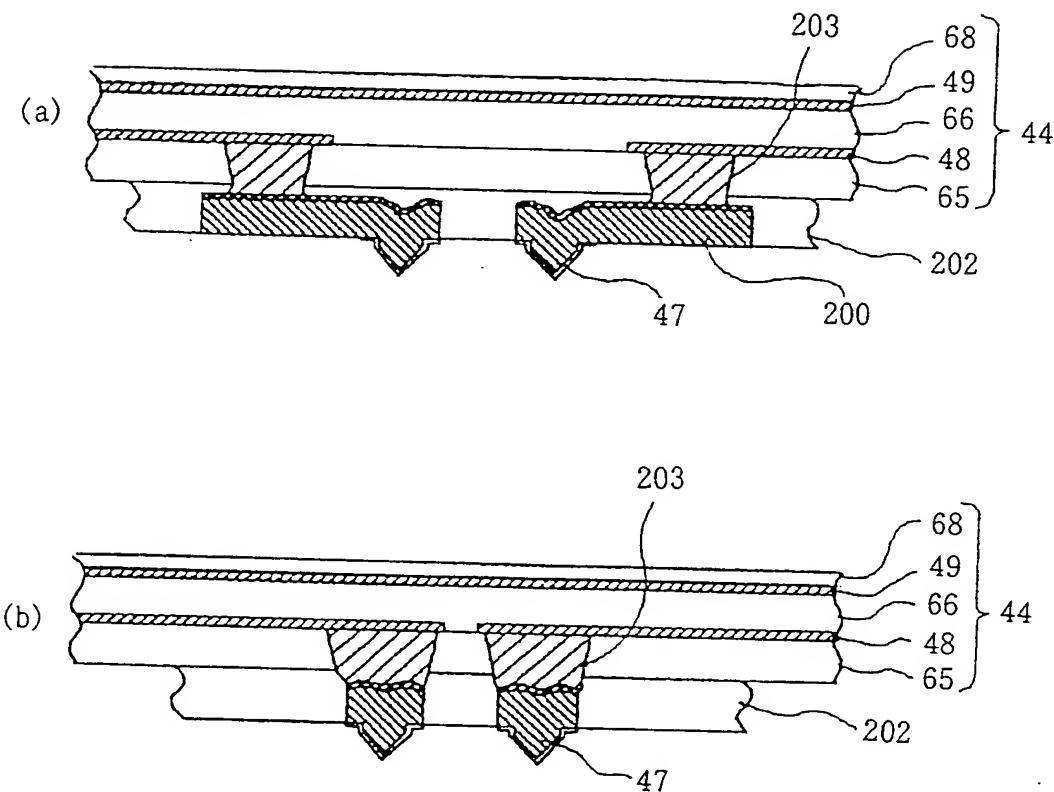
第18図



第19図

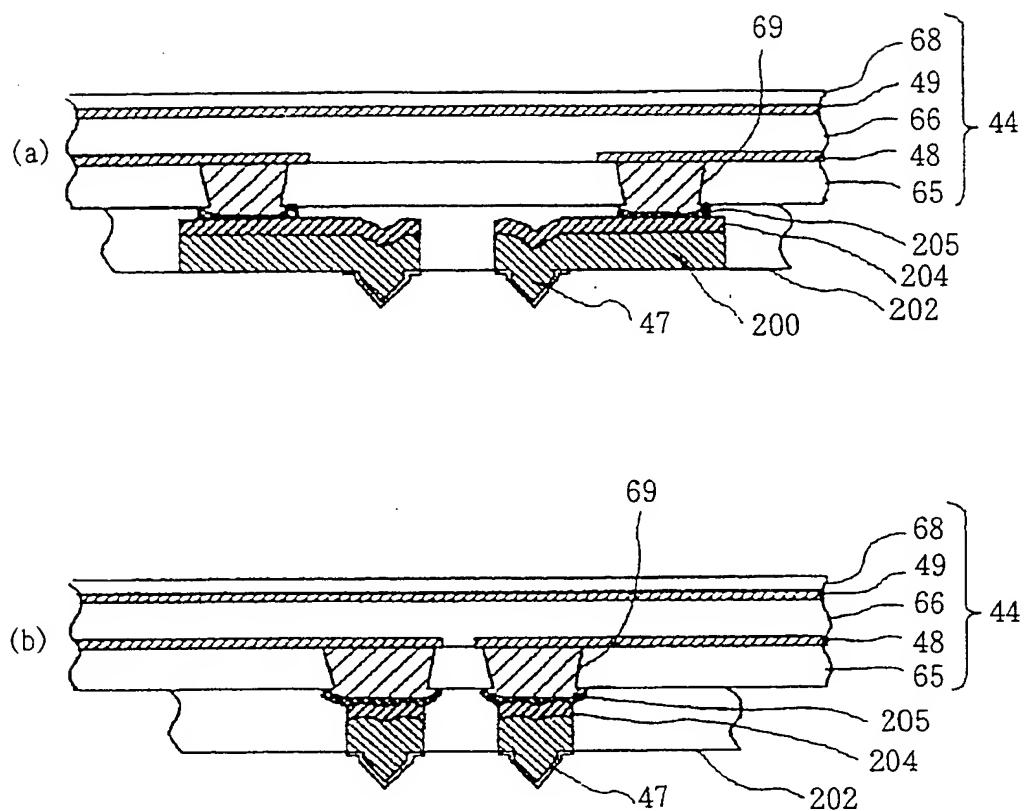


第20図

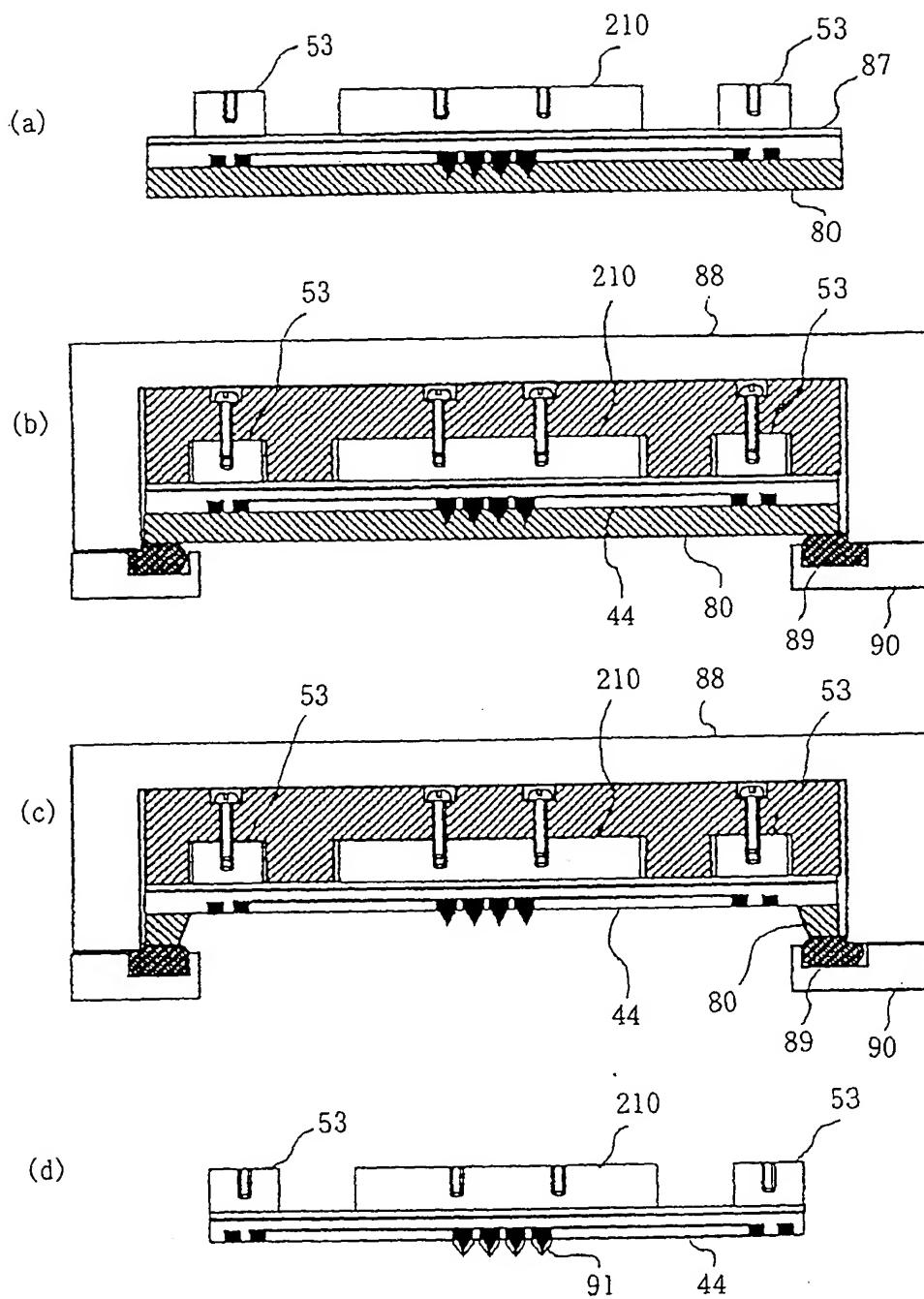


16 / 18

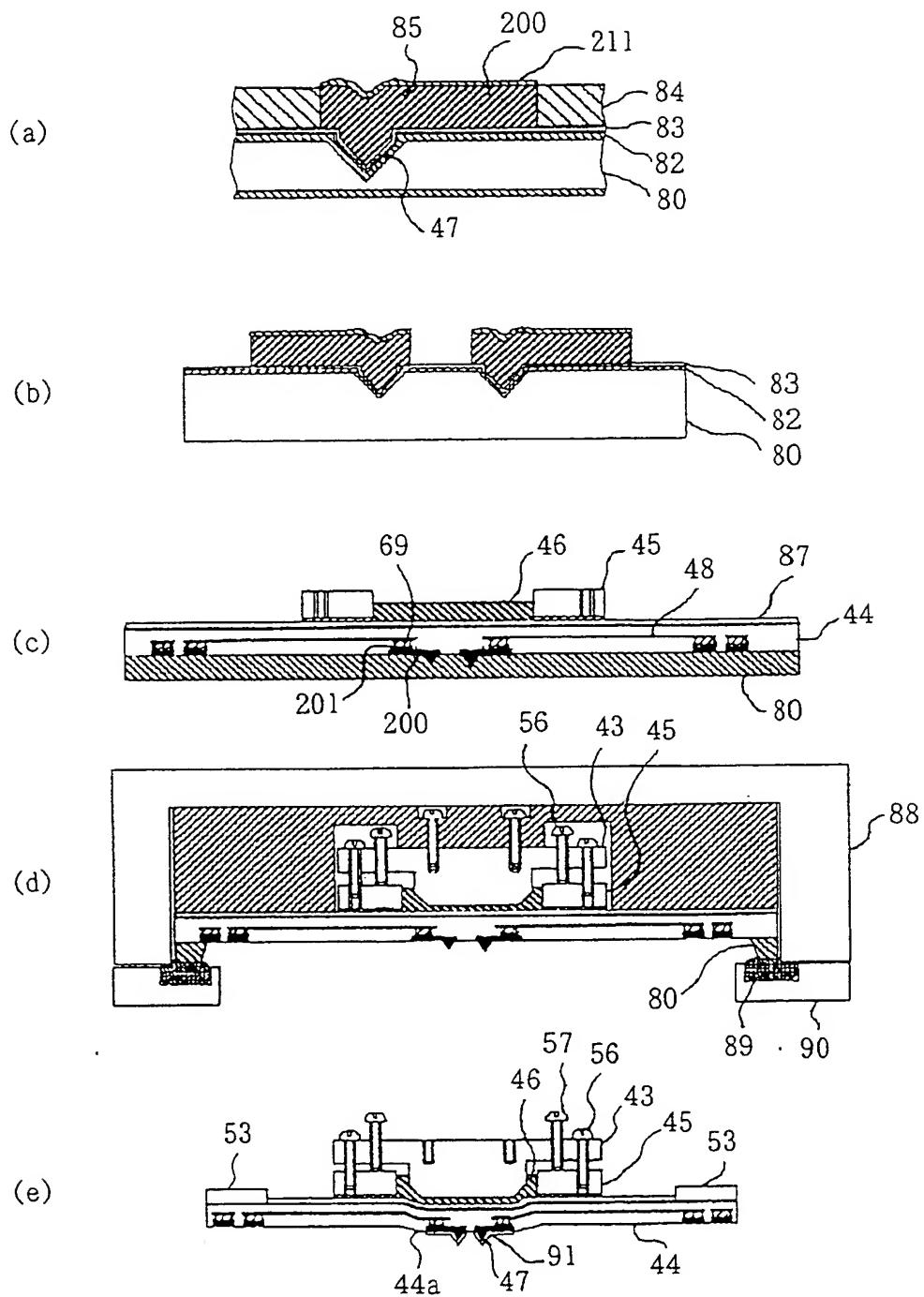
第21図



第22図



第23図



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP98/01722

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl<sup>6</sup> H01L21/66

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>6</sup> H01L21/66Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1926-1998 Toroku Jitsuyo Shinan Koho 1994-1998  
Kokai Jitsuyo Shinan Koho 1971-1998

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 2-210269, A (Tokyo Electron Ltd.), August 21, 1990 (21. 08. 90), Cited parts: Fig. 1 and related parts US, 4998062, A & US, 5061894, A	1-14
Y	JP, 7-288271, A (Ejingutesuta Kaihatsu Kyodo Kumiai), October 31, 1995 (31. 10. 95), Cited parts: Fig. 5 and related parts (Family: none)	1-14
Y	JP, 7-58165, A (Hoya Corp.), March 3, 1995 (03. 03. 95), Cited parts: Fig. 5 and related parts (Family: none)	1-14
Y	JP, 5-29406, A (Mitsubishi Electric Corp.), February 5, 1993 (05. 02. 93), Cited parts: Figs. 1 to 6 and related parts (Family: none)	2-11

 Further documents are listed in the continuation of Box C. See patent family annex.

- \* Special categories of cited documents:
- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search July 14, 1998 (14. 07. 98)	Date of mailing of the international search report July 28, 1998 (28. 07. 98)
Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP98/01722

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 64-39559, A (NEC Corp.), February 9, 1989 (09. 02. 89), Cited parts: Page 2, lower left column, line 1 (Family: none)	4-10
Y	JP, 3-120474, A (Nippon Denshi Zairyo K.K.), May 22, 1991 (22. 05. 91), Cited parts: Fig. 2 and related parts (Family: none)	6-7

## 国際調査報告

国際出願番号 PCT/JP98/01722

## A. 発明の属する分野の分類（国際特許分類（IPC））

Int. Cl. H01L 21/66

## B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int. Cl. H01L 21/66

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1998年  
 日本国公開実用新案公報 1971-1998年  
 日本国登録実用新案公報 1994-1998年

## 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 2-210269A (東京エレクトロン株式会社) 21. 8 月. 1990 (21. 08. 90) , 引用箇所 [第1図及びその関 連箇所] US 4998062A & US 5061894A	1-14
Y	J P 7-288271A (エージングテスタ開発共同組合) 31. 10月. 1995 (31. 10. 95) , 引用箇所 [第5図及びそ の関連箇所] (ファミリーなし)	1-14
Y	J P 7-58165A (ホーヤ株式会社) 3. 3月. 1995 (0 3. 03. 95) , 引用箇所 [第5図及びその関連箇所] (ファミ リーなし)	1-14
Y	J P 5-29406A (三菱電機株式会社) 5. 2月. 1993 (05. 02. 93) , 引用箇所 [第1図乃至第6図及びその関連 箇所] (ファミリーなし)	2-11

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示す  
もの

「E」先行文献ではあるが、国際出願日以後に公表されたも  
の

「I」優先権主張に疑義を提起する文献又は他の文献の発行  
日若しくは他の特別な理由を確立するために引用する  
文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

## の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって  
て出願と矛盾するものではなく、発明の原理又は理  
論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明  
の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以  
上の文献との、当業者にとって自明である組合せに  
よって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

## 国際調査を完了した日

14. 07. 98

## 国際調査報告の発送日

28.07.98

## 国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

## 特許庁審査官（権限のある職員）

田代 吉成

4M

9448

電話番号 03-3581-1101 内線 3463

## C (続き) 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 64-39559A (日本電気株式会社) 9. 2月. 1989 (09. 02. 89)、引用箇所 [第2頁左下欄第1行] (ファミリーなし)	4-10
Y	JP 3-120474A (日本電子材料株式会社) 22. 5月. 1 991 (22. 05. 91)、引用箇所 [第2図及びその関連箇所] (ファミリーなし)	6-7